

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-146954

(P2011-146954A)

(43) 公開日 平成23年7月28日(2011.7.28)

(51) Int.Cl.			F I	テーマコード (参考)
HO4L	5/16	(2006.01)	HO4L 5/16	5K018
HO4L	12/46	(2006.01)	HO4L 12/46 100Z	5K033
HO4L	29/08	(2006.01)	HO4L 13/00 307B	5K034

審査請求 未請求 請求項の数 7 O L (全 21 頁)

(21) 出願番号 特願2010-6488 (P2010-6488)
 (22) 出願日 平成22年1月15日 (2010.1.15)

(71) 出願人 309026484
 株式会社リブ技術研究所
 滋賀県栗東市縄2丁目4番5
 (71) 出願人 000005326
 本田技研工業株式会社
 東京都港区南青山二丁目1番1号
 (74) 代理人 100074273
 弁理士 藤本 英夫
 (72) 発明者 森 節朗
 滋賀県栗東市縄2丁目4番5 株式会社リブ技術研究所内
 Fターム(参考) 5K018 AA02 BA03 DA01 FA04 FA07 GA02
 5K033 AA03 BA06 CA15 CB08 DB18
 5K034 AA10 DD06 EE05 MM05

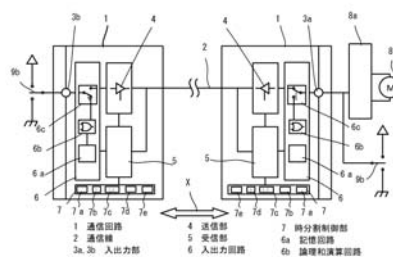
(54) 【発明の名称】 通信回路、中継接続回路および通信ネットワーク

(57) 【要約】

【課題】極めて簡潔な構成であり信頼性が高く、自動制御に用いることができる接点信号を送受信できる通信回路、中継接続回路および通信ネットワークを提供する。

【解決手段】入出力部 3 a , 3 b に入力された接点信号を信号線 2 に送信する送信部 4 と、この信号線 2 を介して信号を受信する受信部 5 と、この受信部 5 によって受信した接点信号を入出力部 3 b , 3 a に出力すると共に接点信号を出力している状態の入出力部 3 b , 3 a からは他の接点信号を入力させないインターロックをかける入出力回路 6 と、前記送信部 4、受信部 5 および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制御部 7 とを備える。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

入出力部に入力された接点信号を信号線に送信する送信部と、この信号線を介して信号を受信する受信部と、この受信部によって受信した接点信号を前記入出力部に出力すると共に接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかける入出力回路と、前記送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制御部とを備えることを特徴とする通信回路。

【請求項 2】

複数の入出力部に入力された複数の接点信号をシリアル信号に変換して信号線に送信する送信部と、この信号線を介して受信するシリアル信号をパラレル変換しこれを受信した複数の接点信号とする受信部と、この受信部によって受信した複数の接点信号を前記複数の入出力部に出力すると共に接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかける入出力回路と、前記送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制御部とを備えることを特徴とする通信回路。

10

【請求項 3】

前記時分割通信制御部はトークンパッシング方式の通信を行なうトークン制御部を備える請求項 1 または請求項 2 に記載の通信回路。

【請求項 4】

20

前記信号線は分岐接続された配線分岐部を備え、分岐接続された各信号線の末端から受信する接点信号を記憶する記憶部と、この記憶部に記憶させた各信号線の末端における接点信号の論理和を受信した接点信号とする論理和演算部とを備える請求項 1 ~ 請求項 3 の何れか 1 項に記載の通信回路。

【請求項 5】

請求項 1 ~ 請求項 4 の何れか 1 項に記載の通信回路が接続された少なくとも 1 本の信号線に接続され、この信号線に合わせて少なくとも 1 セットの前記通信回路と同構成の送信部、受信部および時分割通信制御部を備えると共に、前記受信部によって受信された接点信号をそれぞれ出力する複数の内部接点出力部と、前記送信部を介して信号線に送信する接点信号をそれぞれ入力する複数の内部接点入力部と、これらの内部接点出力部から内部接点入力部の間を任意に接続する格子状結線回路とを備えることを特徴とする中継接続回路。

30

【請求項 6】

前記格子状結線回路に直接的に接続されて信号の中継を行なう中継入出力部を備える請求項 5 に記載の中継接続回路。

【請求項 7】

請求項 5 または請求項 6 に記載の中継接続回路を介して複数の信号線を網目状に連結して形成された通信ネットワークであり、

前記格子状結線回路はプログラマブルロジックデバイスからなり、前記内部接点出力部は結線情報を書き込むための書込ポートを備え、前記受信部は通信不良を発生した信号および / または正しく受信できなかった回数の記録を集計して信号線の信頼度を求める信頼度監視回路を備えるものであり、かつ、前記信頼性監視回路および書込ポートと通信可能な位置に信頼度の低い通信線をバイパスさせるように各格子状結線回路による結線状態を調整する結線調整部を有することを特徴とする通信ネットワーク。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、通信回路、中継接続回路および通信ネットワークに関するものであり、より詳細には、信号線を用いた双方向通信によって、自動制御に用いられる接点信号を伝送することにより、擬似的にワイヤー接続した状態を作り出す通信回路、中継接続回路および

50

通信ネットワークを提供するものである。

【背景技術】

【0002】

自動車、電車、飛行機、船、宇宙船などの移動手段や、ロボット、製造装置、管理装置などの自動制御を行なう機器において制御対象となる機器と制御回路との間を電線（ワイヤー）を用いて接続することにより、制御回路によって機器の状態を監視し、この機器の動作を制御することが行われている。この電線は制御回路と機器との間で制御および監視する状態の数だけ必要としており、それだけ構造が複雑になり製造コストを引き上げるものとなる。

【0003】

そこで、シリアル通信などにより少ない電線を信号線として用いてデータ通信を行い、各種制御を行なう方法が発明され実用化に至っている。とりわけ、近年では特許文献1（特開2008-5290号公報）に示す中継接続ユニットおよび電子制御ユニットのように、車載制御や機械制御などの制御システムにおいては、CAN(Contoller Area Network)、FlexRay（ダイムラー・アゲー社の登録商標）などの通信規格に準拠したメッセージの送受信を行なう車載LAN通信手段などの通信制御ICを用いて信号の多重化を行うことにより、少ない信号線によって多数の機器を制御することが行なわれている。

10

【先行技術文献】

【特許文献】

20

【0004】

【特許文献1】特開2008-5290号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、従来の通信制御ICでは信号の多重化を図るための複雑なプロトコルに従った通信を行うための信号処理を必要としているので、それだけ構成が複雑になるだけでなく、信号の遅れが発生するという問題がある。このため通信制御ICではイベントトリガによる通信を採用し、イベントが少ないときにおける応答速度を速めているが、イベントが多くなればなるほど通信線にコリジョンによる遅延が発生するという問題がある。それゆえに、より重要なメッセージを優先的に通信させるためには、特許文献1の発明のように、より複雑な通信プロトコルを取り決めてこのプロトコルに合わせた通信を行なう必要が生じ、通信制御ICがさらに複雑になることは避けられなかった。

30

【0006】

また、自動制御においては、制御対象の機器をオンオフする接点信号や、機器の状態を示すオンオフの接点信号を送受信するだけで十分である場合が多いが、複雑な通信制御ICを信号線の両側に設ける必要があるだけでなく、通信制御ICを動作させて機器を制御するためのCPUが必要になるという問題もある。なお、自動車などの温度変化や振動が激しく、電氣的、磁氣的なノイズが大きく加わる悪条件の環境においては、CPUの誤動作が発生しやすく、信頼性の低下を招くという問題もある。

40

【0007】

本発明は上述の事柄を考慮に入れてなされたものであり、その目的は、極めて簡潔な構成であり信頼性が高く、自動制御に用いることができる接点信号を送受信できる通信回路、中継接続回路および通信ネットワークを提供することを課題とする。

【課題を解決するための手段】

【0008】

前記課題を解決するために、第1発明は、入出力部に入力された接点信号を信号線に送信する送信部と、この信号線を介して信号を受信する受信部と、この受信部によって受信した接点信号を前記入出力部に出力すると共に接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかける入出力回路と、前記送信部、受

50

信部および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制御部とを備えることを特徴とする通信回路を提供する（請求項1）。

【0009】

信号線の一端側の入出力部に入力された接点信号を送信部が信号線に送信する。信号線の他端側では通信線を介して送られた接点信号を他端側の受信部が受信し、受信した接点信号を入出力回路が入出力部に出力する。時分割通信制御部は、送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換えるものであるから、時分割されたタイミングで双方向の通信を行うことができる。また、入出力回路は接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかけるものであるから、接点信号を出力している入出力部からは接点信号を入力できないので、接点信号が信号線内で衝突することを阻止できる。

10

【0010】

とりわけ、時分割通信制御部による通信方向の時分割制御と入出力回路によるインターロックの組み合わせによって、たとえ信号線の両端から同時に異なる接点信号が入力されることがあったとしても、何れか一端側から入力された接点信号だけを選択して信号線の他端側に送信することができ、通信線内における接点信号の衝突を確実に防止することができる。

【0011】

信号線は銅や銀などの導電率の高い金属のワイヤーからなることが好ましく、このワイヤーの外側に磁気シールド層を備える同軸ケーブルであることによりノイズの影響を受けにくくなるので好ましい。また、信号線として3本以上の信号ラインを設けて、同じ接点信号を送信し、受信側で受信した信号の多数決をとることにより外乱による接点信号の誤りを無くすことも可能である。なお、前記信号線として電源重畳（Power Line Communication）や無線を含む論理信号ライン線を形成してもよいことはいうまでもない。

20

【0012】

前記信号線の端部に、前記送信部、受信部、入出力回路および入出力部の一例としての入出力端子を内蔵させたコネクタを形成することにより形成されたワイヤーハーネスは、従来の制御回路と機器の間に接続される電線と差し替えて使用可能であり、CPUを含まない自動制御システムであっても容易に組み込んで信頼性を高めることが可能となる。

【0013】

また、前記入出力部に入力される接点信号は電磁リレーや半導体によるスイッチングによるオン/オフの信号であることが好ましく、例えば、入出力部がプルアップされているとすると、オン状態（信号入力があるアクティブ状態）の接点信号はLowレベル、オフ状態（信号入力がない解放状態）ではHiレベルである。逆に入力部がプルダウンされている場合には、オン状態の接点信号はHiレベル、オフ状態ではLowレベルである。加えて、前記入出力部が開放状態で中間電位に設定されているとすると、接点入力信号はオン状態でHi/Lowレベルの接点入力を行うことができ、オフ状態は入出力部がハイ・インピーダンスとなる3つの状態を有するもの（3ステート）である。

30

【0014】

また、入出力部はワイヤーハーネスの端子であることが好ましいプログラマブルロジックデバイスの内部に形成されたものであってもよい。つまり、本発明の通信回路はハードウェア記述言語で記載された、いわゆるIPコアと呼ばれる機能ブロックであってもよい。

40

【0015】

第2発明は、複数の入出力部に入力された複数の接点信号をシリアル信号に変換して信号線に送信する送信部と、この信号線を介して受信するシリアル信号をパラレル変換しこれを受信した複数の接点信号とする受信部と、この受信部によって受信した複数の接点信号を前記複数の入出力部に出力すると共に接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかける入出力回路と、前記送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制

50

御部とを備えることを特徴とする通信回路を提供する（請求項2）。

【0016】

信号線の一端側の複数の入出力部にそれぞれ入力された複数の接点信号を送信部がシリアル信号に変換して信号線に送信する。信号線の他端側では通信線を介して受信したシリアル信号を他端側の受信部がパラレル変換して複数の接点信号を生成し、入出力回路がこれらの複数の接点信号をそれぞれ入出力部に出力する。つまり、少ない数の信号線を用いて複数の接点信号を送信できるので、信号線を減らすことが可能であり、それだけ構成が簡略になり、製造コストを引き下げることができる。

【0017】

時分割通信制御部は、送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換えるものであるから、双方向の通信を行うことができる。また、入出力回路は接点信号を出力している状態の入出力部からは他の接点信号を入力させないインターロックをかけるものであるから、接点信号を出力している入出力部からは接点信号を入力できないので、各入出力部毎に通信方向を自動調整し、接点信号が信号線内で衝突することを阻止できる。

10

【0018】

とりわけ、時分割通信制御部による通信方向の時分割制御と入出力回路によるインターロックの組み合わせによれば、たとえ信号線の両端から同時に異なる接点信号が入力されることがあったとしても、何れか一端側から入力された接点信号だけを選択して信号線の他端側に送信することができ、通信線内における接点信号の衝突を確実に防止することができる。

20

【0019】

信号線は銅や銀などの導電率の高い金属のワイヤーからなることが好ましく、このワイヤーの外側に磁気シールド層を備える同軸ケーブルであることによりノイズの影響を受けにくくなるので好ましい。また、信号線として3本以上の信号ラインを設けて、同じ接点信号を送信し、受信側で受信した信号の多数決をとることにより外乱による接点信号の誤りを無くすことも可能である。なお、前記信号線として電源重畳（Power Line Communication）や無線を含む論理信号ライン線を形成してもよいことはいうまでもない。

【0020】

前記信号線の端部に、前記送信部、受信部、入出力回路および入出力部の一例としての入出力端子を複数内蔵させたコネクタを形成することにより形成されたワイヤーハーネスは、従来の制御回路と機器の間に束ねて接続される複数の電線（バス）と差し替えて使用可能であり、CPUの有無に関係なく自動制御システムに容易に組み込んで構成の簡略化と信頼性の向上をはかることが可能となる。

30

【0021】

また、前記入出力部に入力される接点信号は電磁リレーや半導体によるスイッチングによるオン/オフの信号であることが好ましく、例えば、入出力部がプルアップされているとすると、オン状態（信号入力があるアクティブ状態）の接点信号はLowレベル、オフ状態（信号入力がない解放状態）ではHiレベルである。逆に入力部がプルダウンされている場合には、オン状態の接点信号はHiレベル、オフ状態ではLowレベルである。加えて、前記入出力部が開放状態で中間電位に設定されているとすると、接点入力信号はオン状態でHi/Lowレベルの接点入力を行うことができ、オフ状態は入出力部がハイ・インピーダンス（フローティングレベル）となる3つの状態を有するもの（3ステート）である。

40

【0022】

また、入出力部はプログラマブルロジックデバイスの内部に形成されたものであってもよい。つまり、本発明の通信回路はハードウェア記述言語で記載された、いわゆるIPコアと呼ばれる機能ブロックであってもよい。

【0023】

前記時分割通信制御部はトークンパッシング方式の通信を行なうトークン制御部を備え

50

る場合（請求項3）には、トークン制御部がトークンによって時間的な同期を確実に取りながら接点信号を通信させるので、イベントトリガによる通信を行う場合のようにコリジョンが発生したり、メッセージの量に合わせて応答が遅くなることがない。加えて、同期式の通信を行なうことにより信号線の両端部から異なる信号が同時に入力された場合に、トークンによる信号線の使用権が得られた順番で何れかの入出力部が選択されて接点情報を入力してオン信号を送信させることができ、信号線内において決して信号の衝突が発生することがない。

【0024】

トークン制御部は信号線内にトークン発呼する親局がない場合には自発的にトークン発呼するものであることにより、通信ケーブル切断時にも通信ケーブルの縮退動作をさせることができる。

10

【0025】

前記信号線は分岐接続された配線分岐部を備え、前記分岐接続された各信号線の末端から受信する接点信号を記憶する記憶部と、この記憶部に記憶させた各信号線の末端における接点信号の論理和を受信した接点信号とする論理和演算部とを備える場合（請求項4）には、配線分岐部によって分岐された各端部に設けた入出力部のうち一つの末端に入力された接点信号が、他端に設けた入出力部に出力される。つまり、信号線が仮想的にバスライン（以下、仮想バスラインという）を形成して、離れた2点間においていわばリモートバスを形成する。

【0026】

20

なお、この通信回路は、受信部によって受信された受信信号を一旦記憶する記憶部と、この記憶部が記憶した受信信号のオン信号の論理和を演算する論理和演算部と、この論理和演算部によって求められた論理和を用いてオン信号が出力されている入出力部からは接点信号の入力を阻止するスイッチ回路とを有するので、入出力回路は、同じ仮想バスラインに属するほかの入出力部の何れかにオン信号が入力されている状態では、入出力部からの接点信号を入力させないインターロックを確実にとることができ、異なる信号の衝突による損傷事故の発生を未然に防ぐことができる。なお、この記憶部と論理和演算部を用いたインターロックとトークンを監視させ、自局の次のノードから再び自局のノードが発呼されるまでの間に何もオン信号が入力されなかった場合に自局からの接点信号を送信可能とし、それ以外の接点信号の入力を阻止することも可能である。

30

【0027】

第3発明は、前記通信回路が接続された少なくとも1本の信号線に接続され、この信号線に合わせて少なくとも1セットの前記通信回路と同構成の送信部、受信部および時分割通信制御部を備えると共に、前記受信部によって受信された接点信号をそれぞれ出力する複数の内部接点出力部と、前記送信部を介して信号線に送信する接点信号をそれぞれ入力する複数の内部接点入力部と、これらの内部接点出力部から内部接点入力部の間を任意に接続する格子状結線回路とを備えることを特徴とする中継接続回路を提供する（請求項5）。

【0028】

前記構成の中継接続回路の内部接点入力部に入力された接点信号は、送信部を介して送信されて離れた他端側にある入出力部に出力することができる。加えて、内部接点出力部と内部接点入力部の間に格子状結線回路を介在させているので、任意の2点間を結線でき、必要な信号だけを中継させることができる。なお、格子状結線回路は結線状態を容易に変えることを可能とする。

40

【0029】

前記格子状結線回路直接的に接続されて信号の中継を行なう中継入出力部を備える場合（請求項6）、この中継入出力部を介することにより例えば保守点検用のモニター装置を接続させることができる。

【0030】

第4発明は、前記中継接続回路を介して複数の信号線を網目状に連結して形成された通

50

信ネットワークであり、前記格子状結線回路はプログラマブルロジックデバイスからなり、前記内部接点出力部は結線情報を書き込むための書込ポートを備え、前記受信部は通信不良を発生した信号および/または正しく受信できなかった回数の記録を集計して信号線の信頼度を求める信頼度監視回路を備えるものであり、かつ、前記信頼性監視回路および書込ポートと通信可能な位置に信頼度の低い通信線をバイパスさせるように各格子状結線回路による結線状態を調整する結線調整部を有することを特徴とする通信ネットワークを提供する（請求項7）。

【0031】

上述の構成において、複数の通信線を網目状に連結して通信ネットワークが形成されることにより、この通信ネットワーク上の一つの入出力部に入力された接点信号を複数の通信線を介して伝達でき、格子状結線回路によって結線された別の通信ケーブルに設けた入出力部に出力できる。また、格子状結線回路は例えばFPGAなどのプログラマブルロジックデバイスからなるので、結線調整部によって動的に結線状態を調整することができる。加えて、多数決受信回路が信頼度監視回路を備えるので、種々のノイズや劣化に伴って通信ケーブルの信頼性が低いと判断される場合に、この通信ケーブルを通さないように前記格子状結線回路の結線状態を変更することが可能となる。つまり、信頼性が向上する。

10

【0032】

なお、各信号線に接続された各時分割制御部は積極的にトークン発呼することにより、信号線切断時における縮退通信を行なうものであることがより好ましい。このように更に信頼性の高い通信を行なう通信ネットワークは、自動車、飛行機、船、ロケットなどの移動手段、および、ロボットやなどの装置に組み込まれる電子制御装置において、高信頼性を必要とする部分の配線を行なうのに適している。

20

【0033】

また、前記通信ケーブルがワイヤーハーネスである場合には、連結装置はワイヤーハーネスの中継器となる。加えて、一つの連結装置に3本以上の通信ケーブルを接続できるように中継入出力部を設けた場合には、連結装置は通信ケーブルの分岐接続装置となる。

【発明の効果】

【0034】

前述したように、第1～2発明の通信回路は、少ない信号線を用いた時分割通信によってオン/オフの接点信号を双方向に送受信できるので、離れた2点に配置された通信回路の入出力部間を、仮想的にバスラインによって接続したような、いわば仮想バスラインを形成でき、従来のように比較的高価で誤動作発生や処理の遅れの原因となるCPUを用いることなく、電子制御装置と制御対象の機器との間をシンプルに接続することができる。また、信号線における信号の衝突を確実に防ぐことができるので安全であり、かつ、コリジョン発生による遅延がないので、自動制御を確実に行うことができる。

30

【0035】

第3発明の中継接続装置は、通信回路によって形成されるワイヤーハーネスなどの通信ケーブルを連結して中継させるように連結したり、3本以上の通信ケーブルを分岐させて連結できる。

【0036】

第4発明の通信ネットワークは、ワイヤーハーネスを容易に網目状に接続することも可能であるから、2経路以上の通信経路を確保して信頼性を向上できる。また、複雑な接続をする場合でもソフトウェアによって接続状態を設定できるので、配線がシンプルになり、それだけ見栄えがよく信頼性も高い。加えて、制御対象の機器増加や交換などメンテナンス時にも通信の対象となる機器の変化に柔軟に対応できる。

40

【図面の簡単な説明】

【0037】

【図1】本発明の第1実施形態に係る通信回路の構成を示す図である。

【図2】図1に示す通信回路を用いた通信ケーブルの一例を示す図である。

【図3】前記通信回路による通信方法を説明する図である。

50

【図4】第2実施形態に係る通信回路および中継接続回路の構成を示す図である。

【図5】前記通信回路および中継接続回路を用いた通信ケーブルの例を示す図である。

【図6】前記通信ケーブルの細部の具体的な構成を示す図である。

【図7】第3実施形態に係る中継接続回路の構成を示す図である。

【図8】前記中継接続回路を用いた通信ネットワークの一例を示す図である。

【図9】前記中継接続回路の変形例を示す図である。

【図10】前記中継接続回路を用いた通信ネットワークの一例を示す図である。

【発明を実施するための形態】

【0038】

図1, 2は本発明の第1実施形態に係る通信回路1の構成を説明する図である。

10

図1, 2に示すように、第1実施形態の通信回路1は、信号線2によって接続されることにより離れた地点に配置された通信回路1間に仮想的なバスラインを形成するものである。この通信回路1は、入出力部3a, (3b)に入力された信号を信号線2に送信する送信部4と、前記信号線2を介して信号を受信する受信部5と、この受信部5によって受信した接点信号を入出力部3b, (3a)に出力すると共に接点信号を出力している状態の入出力部3b, (3a)からはほかの接点信号を入力させないインターロックをかける入出力回路6と、前記送信部4、受信部5および入出力回路6による通信の方向を時分割されたタイミングで切り替える時分割通信制御部7とを備える。

【0039】

図2に示すように、本実施形態の通信回路1は信号線2によって接続された状態で離れた位置に配置でき、配線分岐部2aにおいて分岐する通信線2によって接続された各通信回路1の前記入出力部3a, 3b, 3c...間をいわばバスラインによって接続したような仮想バスラインを形成し、この仮想バスラインによって制御対象となる機器8(本例では自動車のパワーウィンドウの開閉を行なうモータ)と、手元操作スイッチ9a、遠隔操作スイッチ9bやECUなどの電子制御装置9cを接続可能とする。つまり、通信回路1はたとえば自動車の配線に用いられる通信ケーブル(ワイヤーハーネス)の各ハーネスコネクタ内に形成されるものである。制御対象の機器8、操作スイッチ9a, 9b、電子制御装置9cにはそれぞれワイヤーハーネスに接続可能なコネクタを備えてこれらを容易に着脱できるように構成している。なお、8aはモータ8を駆動するモータドライバである。

20

【0040】

前記信号線2は何れもメッシュ状の導体からなる磁気シールド(図示を省略)を備える同軸ケーブルであり、これらの磁気シールドは送信部4および受信部5のグランドに接続されることにより、電気および磁気のノイズを受けにくくすることができる。しかしながら、本発明の信号線2は同軸ケーブルであることに限定されるものではない。なお、本発明の通信回路1は3本以上の信号線を用いて通信の信頼を向上させるものであってもよい。この場合、前記送信部4には同じ信号を信号線2の数に合わせて分岐する回路を備え、受信部5には複数の信号線2を介して受信する信号を比較して最も一致数の多い信号を真とする多数決選択回路を備える。

30

【0041】

前記入出力部3a, 3b...はコネクタの接続端子を形成するものであり、プラグまたはレセプタクルからなり、本実施形態では説明を簡単にするために一つのコネクタに対して1本の入出力部3aを設けている。

40

【0042】

前記送信部4は時分割制御部7が定める同期タイミングにおいて自局のノード番号に加えて選択的に信号線2に信号を送信するものであり、信号線2に信号を送信する部分に配置され、信号の電流増幅を行って信号の増強を行うバッファを備える。また、本実施形態では入出力部3a, 3bに入力される接点信号がオン状態でHiレベルまたはLowレベル、オフ状態でハイインピーダンスの接点信号であるから、これにあわせて送信部4のバッファも3ステートバッファである。なお、3ステートバッファ4のハイインピーダンス時の電圧レベルはHiレベルとLowレベルの中間の電圧レベル(以下、Midレベルと

50

いう)となるように構成している。

【0043】

また、本実施形態ではオン状態において接点信号はHiレベルまたはLowレベルを取りうる例を示し、接点情報を表す電圧レベルがHiレベル、Lowレベル、Midレベルとなるように3ステートバッファを採用した例を示しているが、これに代えて、接点情報として、オン状態/オフ状態を表す第1ビット情報と、オン状態である場合の電圧レベルを表す第2ビット情報を分けて伝送する場合にはバッファ4として3ステートバッファを用いる必要はない。さらに、オン状態においてLowレベル(またはHiレベル)、オフ状態においてHiレベル(またはLowレベル)となる接点信号を扱う場合には、バッファ4は3ステートバッファを用いる必要はない。

10

【0044】

前記受信部5は時分割制御部7が定める同期タイミングで各ノードが送信する信号のうち自局が受信するノード番号の信号が信号線2に送信されるときに、前記信号線2を介して信号を受信する回路である。

【0045】

前記入出力回路6は受信部5によって受信する接点信号をトークン1サイクル以上記憶する記憶部6aと、この記憶部6aに記憶させたオン状態の接点信号の論理和により信号線2の使用状態を求める論理和演算部6bと、この論理和演算部6bによって同じ仮想バスライン上に、オン状態の接点信号が送信されていないとき(どのノードもオン状態の節点信号を出力していないとき)のみ入出力部3a、(3b)...を送信部4に接続可能とするスイッチ素子6cとを備え、これによってインターロック機能を備える。なお、前記記憶部6aは同じ仮想バスラインに属する各ノードから受信したオン状態の接点信号をそれぞれ記憶し、それぞれ記憶された接点信号の論理和を論理和演算部6bによって求めるようにすることが考えられる。しかしながら、記憶部6aと論理和演算部6bを一つにまとめて、受信部5が受信するオン状態の接点信号を同期タイミングに合わせて順次論理和演算しながら記憶部6aに記憶させるようにして、論理和演算部6bによって論理和演算を行った結果を記憶部6aに記憶させてもよい。

20

【0046】

前記時分割制御部7は、トークンパッシング方式による同期型の通信を行なわせるものであって、トークン信号を積極的に発呼させるアービトラージ機能を備えたトークン発呼制御部7aと、自局のノード番号を記録するSS(Sending Slot)記憶部7bと、受信する局のノード番号を記録するRS(Resiving Slot)記憶部7cと、トークン信号によってSS記憶部7bに記録させた自局ノードが割当てられた同期タイミングに合わせて送信部4に信号を出力させる信号送信制御部7dと、RS記憶部7cに記憶させた他局ノードからの信号を受信部5に受信させる信号受信制御部7eとを備える。従って、通信回路1間において図1の矢印Xに示すように双方向の通信を行うことができる。

30

【0047】

次に、図3を用いて前記通信回路1を用いた通信ケーブルの動作を説明する。仮にモータ8と手元操作スイッチ9a、遠隔操作スイッチ9b、電子制御装置9cが接続された各ノード(入出力部3a, 3b, 3c)のSS記憶部7bに、それぞれ、アドレス"1"、"2"、"3"が設定されているとする。このとき、RS記憶部7cには他ノードのアドレス"2, 3"、"1, 3"、"1, 2"が設定される。

40

【0048】

各ノードのトークン発呼制御部7aはトークン発呼がない状態で所定時間が経過すると、積極的に発呼するが、例えばSS記憶部7bに記憶させた情報に合わせてトークンを発呼するタイミングをずらすことにより、最も優先順位の高いSS番号"1"のノード(入出力部3a)のトークン発呼制御部7aがバスマスタとして選択されトークンT1~T3を発呼して全体の同期タイミングを定める。本実施形態の場合、通信回路10内に3つのノードが存在するので、トークン発呼制御部7aはその数に合わせたトークンT1~T3を所定時間T毎に発信させる。

50

【 0 0 4 9 】

各ノードはトークン T 1 ~ T 3 に続く、自局に与えられた同期タイミングで自局ノード番号 " # 1 " ~ " # 3 " と入出力部 3 a に入力された信号を信号線 2 に送信する。なお、入出力部に信号の入力がない場合には、M i d レベル (オフ状態) が送信される。図 3 に示す波形 S 1 ~ S 3 は前記入出力部 3 a ~ 3 c の送信部 4 が信号線 2 に送信する信号を表わしており、実線を用いて一つの例を説明し、仮想線を用いて信号の変動範囲を示す。また、S W a は手元操作スイッチ 9 a からの入力信号または入出力部 3 a からモータドライバ 8 a に出力される信号、S W b は遠隔操作スイッチ 9 b からの入力信号または入出力部 3 b から出力される信号を示す。

【 0 0 5 0 】

なお、手元操作スイッチ 9 a による信号は通信回路 1 を介することなく直接的にモータドライバ 8 a に入力され、入力された電圧レベルが H i レベルであればモータ 8 は正方向に回転し、L o w レベルであればモータ 8 は逆方向に回転する。すなわち、手元操作スイッチ 9 a によってモータ 8 を正逆回転させて例えば自動車の窓の開閉を行うことができる。

【 0 0 5 1 】

図 3 における最初のトークン T 1 が発呼されるときに手元操作スイッチ 9 a が操作されて H i レベルが入力されているとすると、手元操作スイッチ 9 a に接続された通信回路 1 の送信部 4 は自局ノード番号 " # 1 " を送信した後に、入力信号に合わせて H i レベルを信号線 2 に送信し、遠隔操作スイッチ 9 b 側の通信回路 1 において受信部 5 はこの信号を受信して入出力部 3 b に出力する。

【 0 0 5 2 】

同時にノード番号 " 2 " と " 3 " の入出力回路 6 に設けた記憶部 6 a には、ノード番号 " 1 " から H i レベル (オン状態) の信号を受信したことが記憶され、入出力部 3 b , 3 c に受信した H i レベルの電圧信号が出力されると共に、論理和演算部 6 b が記憶部 6 a に何れかのノードからのオン信号が入力されていることを検出することにより、入出力部 3 b , 3 c からの信号入力を阻止するインターロックをかけるようにスイッチ回路 6 c を切り換える。

【 0 0 5 3 】

すなわち、前記スイッチ回路 6 c を切り換えた状態ではノード番号 " 2 " と " 3 " の入出力部 3 b , 3 c にはノード番号 " 1 " の入出力部 3 a に入力された接点入力信号がそのまま出力され、擬似的に各入出力部 3 a ~ 3 c をバスラインで直接接続したような状態となる。この接点入力信号の通信は図 1 に双方向矢印 X によって示すように、双方向に行うことができるものであるが、前記入出力回路 6 によってインターロックをかけることにより、通信回路 1 の両端において互いに相反する入力が行なわれたとしても決して信号の衝突が起こらないようにしている。これは通信回路 1 が同期通信を行なうものであるゆえに得られる効果である。

【 0 0 5 4 】

すなわち、前記インターロックの解除は次の同期サイクルにおいてノード番号 " 1 " の入出力部 3 a への接点入力信号がオフ状態となるまで行なわれないゆえに、信号の衝突によって通信線 2 (通信ケーブル) が損傷するといった問題が決して起こらないように保護することができる。

【 0 0 5 5 】

図 3 に示す例ではノード番号 " 1 " のノードに 2 回目の同期タイミングが訪れる頃までに、手元操作スイッチ 9 a がオフ状態となっているので、ノード番号 " 1 " の送信部 4 からの送信信号がオフ状態の M i d レベル (フローティング状態) となり、前記記憶部 6 a がクリアされると前記インターロックが解除されてすべての入出力部 3 a ~ 3 c からの接点信号を入力できる状態になる。

【 0 0 5 6 】

上述の実施形態では 3 ステートバッファを用いる場合を示しており、信号線 2 に送信す

10

20

30

40

50

る信号には、オン状態の2つの電圧（H i レベルとL o w レベル）およびオフ状態の中間電圧（フローティング状態であり、本明細書ではM i d レベル）が生じ得る例を示しているが、本発明はこの点に限定されるものではない。すなわち、信号線2 a ~ 2 c には、2ビットの2値の値 - 2つのオン状態（H i レベルかL o w レベル）を識別する信号と、オン状態かオフ状態かを識別する信号 - を分けて送信するようにしてもよい。また、信号送信に用いるバッファも、共通バスとしての特性に近づけるために、オープンコレクタタイプのものを用いたり、種々の変形が考えられることはいまでもない。さらに、物理的な信号線2の代わりに電源重畳や無線通信を仮想的な信号線として用いてもよい。

【0057】

図4, 5は第2実施形態の通信回路10および中継接続回路20の構成を説明する図である。これらの図において、図1~3に示す第1実施形態と同じ符号を付した部材は同一または同等の部材であるから、その詳細な説明を省略することにより、重複説明をさける。以下、各通信回路10を区別するときは符号10 a ~ 10 cを用いて通信回路10 a ~ 10 cという。

【0058】

図4, 5に示すように、本実施形態の通信回路10 a ~ 10 cは信号線2の末端に接続されて、通信ケーブルを形成するものであり、複数の入出力部11に入力された複数の接点信号をシリアル信号に変換して信号線2に送信する送信部4と、この信号線2を介して受信するシリアル信号をパラレル変換しこれを受信した複数の接点信号とする受信部5と、この受信部5によって受信した複数の接点信号を複数の入出力部11に出力すると共に接点信号を出力している状態の入出力部11からは他の接点信号を入力させないインターロックをかける入出力回路6と、前記送信部、受信部および入出力回路による通信の方向を時分割されたタイミングで切り換える時分割通信制御部7とを備える。

【0059】

8 bは制御対象のDCモータ、8 cはこのDCモータ8 bに多段階の駆動電圧を印可するDAコンバータを内蔵した駆動回路、8 dはポテンシオメータなどの入力センサ、8 eは入力センサ8 dのアナログ出力をデジタル変換するADコンバータである。また、本実施形態の通信回路10 aはDCモータ8 bの駆動回路8 cに接続されるプログラマブルロジックデバイス内に形成されており、通信回路10 bは信号線2に接続されたハーネスコネクタ内に形成され、通信回路10 cは前記入力センサ8 dによって測定される値を用いてDCモータ8 bを駆動する制御を行うECU9 cを構成するプログラマブルロジックデバイスに機能ブロックとして組み込まれたものである。

【0060】

また、20は中継接続回路であり、この中継接続回路20は前記通信回路10 a ~ 10 cが接続された信号線2の一端に接続され、前記通信回路1と同構成の送信部4、受信部5および時分割通信制御部7をそれぞれ1セット備えると共に、前記受信部5によって受信された接点信号をそれぞれ出力する複数の内部接点出力部21と、前記送信部を介して信号線2に送信する接点信号をそれぞれ入力する複数の内部接点入力部22と、これらの内部接点出力部21から内部接点入力部22の間を任意に接続する格子状結線回路23とを備える。加えて、本実施形態の中継接続回路20には、格子状結線回路23に接続されて、別のワイヤーハーネスなどの通信ケーブルと直接的に接続されて信号の中継を行う中継入出力部24を備える。さらに、前記内部接点出力部21には格子状結線回路23の調整を行うための書き込みポート21 aを備える。

【0061】

なお、本発明の通信回路10 a ~ 10 cおよび中継接続回路20はいくつかの電子デバイスを組み合わせて形成されるものであっても、単体でIC化されたものであっても、電子制御装置などのIC内に形成された機能ブロックであってもよい。

【0062】

本実施形態における信号線2は、配線分岐部2 bによって分岐接続されているので4つの末端を有するものであり、これらの末端にそれぞれ通信回路10 a ~ 10 cおよび中継

10

20

30

40

50

接続回路 20 を設けることにより、通信回路 10 a ~ 10 c の入出力部 11 および中継接続回路 20 の内部接点出力部 21、内部接点入力部 22 間に仮想的に 8 本単位のフラットケーブルからなる仮想バスラインを形成するワイヤーハーネスを構成する。なお、信号線 2 の分岐数は DC モータ 8 を制御する制御信号を出力する電子制御装置 9 c や入力センサ 8 a の数などによって定められるのであり、本実施形態では説明を簡略化するために信号線 2 が 4 つの末端を備える例を示しているが、この分岐数は必要に応じて自在に調整できることはいうまでもない。

【0063】

本実施形態において、各送信部 4 は 8 本の入出力部 11 にそれぞれ入力された平行の接点信号をシリアル信号に変換するシリアル変換回路 4 a と、バッファ 4 b とを備え、受信部 5 は各信号線 2 を介して受信する入出力部 11 に出力できるシリアル信号に変換する平行の接点信号に変換する平行変換回路 5 a と、この平行変換された接点信号を同じ仮想バスライン上に配置された各ノード毎に記憶する記憶部 5 b と、これらの記憶部 5 b に記憶させたオン状態の接点情報の論理和を演算する論理和演算部 5 c とを備える。つまり、本実施形態では記憶部 5 b と論理和演算部 5 c を受信部 5 内に設けている。

10

【0064】

一方、入出力回路 6 は前記論理和演算部 5 c からの接点信号を入出力部 11 ... に出力すると同時に、受信部 5 から接点信号を入出力部 11 に出力しているときにはこの入出力部 11 からの信号を送信部 4 に入力させないインターロックをかけるスイッチ素子である。

20

【0065】

また、本実施形態における前記入出力部 11 は IC 化された通信回路 10 a の入出力ポート 11 a' ~ 11 h' である場合、通信回路 10 b を内蔵したハーネスコネクタのプラグまたはレセプタクルからなる接続端子 11 a ~ 11 h を形成するものである場合、通信回路 10 c を構成する機能ブロックの入出力ポート 11 a' ~ 11 h' である場合などがある。

【0066】

前記格子状結線回路 23 は例えばプログラマブルロジックデバイスからなり、その内容は前記書き込みポート 21 a からの信号によって動的に変更可能に構成され、かつ、中継接続回路 20 内の受信部 5 には通信不良を発生した信号および / または正しく受信できなかった回数の記録を集計して信号線 2 の信頼度を求めた通信エラー発生率などを用いて回線の状況を確認する信頼度監視回路 25 を備え、この信頼度監視回路 25 によって監視される信号線 2 の状態にあわせて前記結線状態を調整する結線調整部 26 を備えることが好ましい。また、前記中継入出力部 24 は別のワイヤーハーネスのコネクタを接続可能とするハーネスコネクタのプラグまたはレセプタクルからなる接続端子に接続されている。

30

【0067】

上記構成の通信回路 10 a ~ 10 c によれば、各通信回路 10 a ~ 10 c 間を一本の信号線 2 によって接続するだけのシンプルな行為でありながら、8 ビット 1 ワードの平行信号をシリアル通信によって任意の方向に送受信できるので、例えば、ECU 9 c から出力される 8 ビット分の接点信号を DA コンバータ 8 c が受信することにより、DC モータ 8 b のトルク制御をアナログ的に（本例の場合 256 段階で）行うことができる。

40

【0068】

あるいは、ポテンシオメータ 8 e によって測定され、AD コンバータ 8 e によって 8 ビットの平行の接点信号に変換された接点情報を ECU 9 c が受信することにより、さらに精度の高い自動制御を行うことができる。なお、ECU 9 c 側に 16 ビット幅（2 ワード分）の入出力ポート 11' を設けることにより、DC モータ 8 b の制御と、ポテンシオメータ 8 e による位置の監視の両方を ECU 9 c によって行うことも可能である。加えて、本実施形態では 1 ワード内のすべてのビットが同じ方向に接点信号を送受信する例を示しているが、本発明の通信回路 10 a ~ 10 c によれば、この接点情報の送信方向は各ビット毎に臨機応変に切り替えることができる。

50

【0069】

また、内部接点出力部21から内部接点入力部22の間を任意に接続する格子状結線回路23の情報を書き換えることにより、前記各通信回路10a~10cの入出力部11, 11'間の接続状態を変更でき、いわば仮想バスラインの接続調整をソフトウェア的に行うことができるので、一度配線したワイヤーハーネスを張り直すことなく、接続状態だけを変更することができる。加えて、信頼度監視回路25が信号線2の信頼性を常に監視し、結線調整部26が前記接続状態を自動調整することにより、信頼の高い通信を実現することができる。

【0070】

また、前記中継入出力部24を介して種々の外部通信機器を接続可能であるが、例えば保守点検用モニター装置が接続可能とである。

10

【0071】

図6はスイッチング素子を用いた入出力回路6の一例を示す図である。図6において、6dは前記受信部5に接続されるFET等のスイッチング素子、6eはこのスイッチング素子6dと電源Vccとの間に接続されるプルアップ抵抗、6fはスイッチング素子6dと抵抗6eと前記入出力部11aに接続されるダイオード、6g, 6hはダイオード6fに直列接続される抵抗、6iは両抵抗6g, 6hの間と電源Vccとの間に接続されるダイオード、6jは前記抵抗6hに接続される論理反転回路である。

【0072】

これら一連の素子6d~6jによって形成される回路は受信部5によって受信される信号を反転して入出力部11aに出力し、受信部5がオン状態(Hiレベル)であるときに入出力部11aにLowレベルを出力し、この入出力部11aから信号の入力を行うことができないようにするインターロックをかけるものである。すなわち、受信部22の出力信号がオフ状態(Lowレベル)のときのみ入出力部11aの電圧レベルに合わせて論理反転回路6jの入力端の電圧が変化し、その反転した信号が送信部21に入力されるように構成している。この入出力回路6を設けることにより、通信ケーブル20は入出力部11a~11hへの入力信号に合わせて双方向の通信を行うことができる。

20

【0073】

なお、入出力回路6として、あえて、ダイオードやトランジスタのような単純な動作を行なう素子を簡単に組み合わせただけの回路を構成し、CPUなどの複雑な制御回路をはいじょすることにより、製造コストを引き下げられるだけでなく、誤動作の発生をより確実にそしすることができる。

30

【0074】

これら一連の素子6d~6jは、図示を省略するが受信部22によって受信される各ビットのオン/オフ接点信号において行なわれてそれぞれの入出力部11a~11hに接続される。なお、図6には入力信号のインターロックをかける部分の回路構成を詳述するために要部だけを記載したものであるから、通信回路10a~10cに含まれる種々の詳細な部材の記載は省略していることはいうまでもない。

【0075】

図7は前記通信回路10a~10cが接続された少なくとも2本信号線2, 2'に接続される中継接続回路30の構成を説明するものであり、この中継接続回路30は、これらの信号線2, 2'に合わせて少なくとも1セットの前記通信回路10a~10cと同構成の送信部4, 4'、受信部5, 5'および時分割通信制御部7, 7'を備えると共に、前記受信部5, 5'によって受信された接点信号をそれぞれ出力する複数の内部接点出力部31と、前記送信部を介して信号線に送信する接点信号をそれぞれ入力する複数の内部接点入力部32と、これらの内部接点出力部から内部接点入力部の間を任意に接続する格子状結線回路33とを備える。各受信部5, 5'には信頼度監視回路34を備え、この信頼度監視手段34による監視結果に基づいて書き込みポート31aからの書き込みによって格子状結線回路33の結線状態を調整する結線調整部35を備える。

40

【0076】

50

前記内部接点出力部 3 1、内部接点入力部 3 2、格子状結線回路 3 3、信頼度監視回路 3 4、結線調整部 3 5 はいずれも既に詳述した内部接点出力部 2 1、内部接点入力部 2 2、格子状結線回路 2 3、信頼度監視回路 2 5、結線調整部 2 6 とほぼ同じ構造であるから、その構成の詳細な説明を省略する。なお、本実施形態の中継接続回路 3 0 はその全体をプログラマブルロジックデバイスなどによって IC 化することが好ましく、内部接点出力部 5 1 および内部接点入力部 3 2 のビット数は多ければ多いほど中継できる接点信号の数を増やすことができる。

【 0 0 7 7 】

なお、図 7 に示す例では図面を簡略化する為に前記送信部 4 , 4 '、受信部 5 , 5 ' および時分割通信制御部 7 , 7 ' は 2 方向に設けた図を示しているが、これらを設ける数や方向は任意に設定でき、信号線 2 , 2 ' を 3 または 4 以上の方向に設けることにより、信号線 2 , 2 ' を分岐接続することができる。また、本実施形態のように構成された中継接続回路 3 0 は通信線 2 , 2 ' に接続されるものであるから、中継接続回路 3 0 に接続する線の数は少なくなり、それだけその構造を簡素化することができる。

10

【 0 0 7 8 】

図 8 は前記中継接続回路 3 0 を用いて形成した通信ネットワーク 4 0 の一例を示す図である。図 8 に示すように、本実施形態の通信ネットワーク 4 0 は、それぞれ前記通信回路 1 0 a ~ 1 0 c の何れかに接続される通信線 2 およびこの通信線 2 と同じ構成の通信線 2 ' を中継接続回路 3 0 を介してネット状に接続した例を示している。4 1 a ~ 4 1 c は接続対象となる ECU であり、本例の場合、各 ECU 4 1 a ~ 4 1 d は 2 ルートで接続されているので、仮に一本の通信線 2 , 2 ' が部分 C において完全に切断されて通信不能になることがあったとしても、前記信頼度監視回路 3 4 等が通信線 2 , 2 ' の切断を検知し、結線調整部 3 5 が結線状態を調整することにより、ワイヤーハーネス 2 , 2 ' の切断前と同じように通信できる環境に動的に対応することができる。

20

【 0 0 7 9 】

図 9 は前記通信回路 1 0 a ~ 1 0 c を用いた通信ケーブルを連結可能に構成された中継接続回路 5 0 の構成を示す図である。この中継接続回路 5 0 は、少なくとも 2 本の通信ケーブル間においてその通信回路 1 0 a ~ 1 0 c の入出力部が接続される中継入出力部 5 1 a , 5 1 b と、各中継入出力部 5 1 a , 5 1 b から受信する信号をそれぞれ出力する内部信号出力部 5 2 a , 5 2 b と、各中継入出力部 5 1 a , 5 1 b から送信する信号をそれぞれ入力する内部信号入力部 5 3 a , 5 3 b と、内部信号入力部 5 3 a , 5 3 b に入力されるパラレル信号を中継入出力部 5 1 a , 5 1 b に出力すると共に、この信号を出力している中継入出力部 5 1 a , 5 1 b からは信号を入力させないインターロックをかけながら中継入出力部から入力する信号を内部信号出力部に出力させる入出力回路 5 4 a , 5 4 b と、これらの内部信号出力部 5 2 から内部信号入力部 5 3 の間を任意に接続することにより各入出力部間 5 1 a , 5 1 b の接続状態を切り換える格子状結線回路 5 5 とを備える。

30

【 0 0 8 0 】

前記中継入出力部 5 1 a , 5 1 b は既に詳述した入出力部 1 1 とほぼ同じ構造であり、接続対象となる通信回路 1 0 a ~ 1 0 c の入出力部 1 1 を接続可能に構成されている。本実施形態では図面を簡略化する為に 2 方向に中継入出力部 5 1 a , 5 1 b を設けた図を示しているが、この中継入出力部 5 1 a , 5 1 b を設ける数や方向は任意に設定できることは言うまでもない。

40

【 0 0 8 1 】

前記内部信号出力部 5 2 a , 5 2 b および内部信号入力部 5 3 a , 5 3 b は図 6 に示す内部信号出力部 2 4、内部信号入力部 2 5 と同じものであるから、その詳細な構成の説明を省略する。また、何れか一方の内部信号出力部 5 2 a には書込ポート 5 2 c を形成している。

【 0 0 8 2 】

前記格子状結線回路 5 5 はプログラマブルロジックデバイスからなり、前記書込ポート 5 2 c を介してプログラマブルロジックデバイスに結線情報を書き込むことにより、結線

50

状態を変更可能に構成している。

【 0 0 8 3 】

本実施形態の連結装置はワイヤーハーネスの連結アダプタを構成するものとなり、これによって任意の通信ネットワークを形成することができる。

【 0 0 8 4 】

図 1 0 は前記連結装置 5 0 を用いて形成した通信ネットワーク 6 0 の一例を示す図である。図 1 0 に示すように、本実施形態の通信ネットワーク 6 0 は、それぞれ前記通信回路 1 0 a ~ 1 0 c の何れかを備えるワイヤーハーネス W H を中継接続回路 5 0 を介してネット状に接続した例を示している。6 1 a ~ 6 1 c は接続対象となる E C U であり、本例の場合、各 E C U 6 1 a ~ 6 1 d は 2 ルートで接続されているので、仮に一本のワイヤーハーネス W H が部分 C において完全に切断されて通信不能になることがあったとしても、前記信頼度監視回路 2 5 がワイヤーハーネス W H の切断を検知し、結線調整部 2 6 が結線状態を調整することにより、ワイヤーハーネス W H の切断前と同じように通信できる環境に動的に対応することができる。

10

【 0 0 8 5 】

なお、本実施形態では説明を簡略化するためにできるだけ簡素な構成を図示しているが、実際には重要な E C U 間は 3 ルート以上確保するように通信ネットワーク 4 0 を構築できることはいうまでもない。

【 符号の説明 】

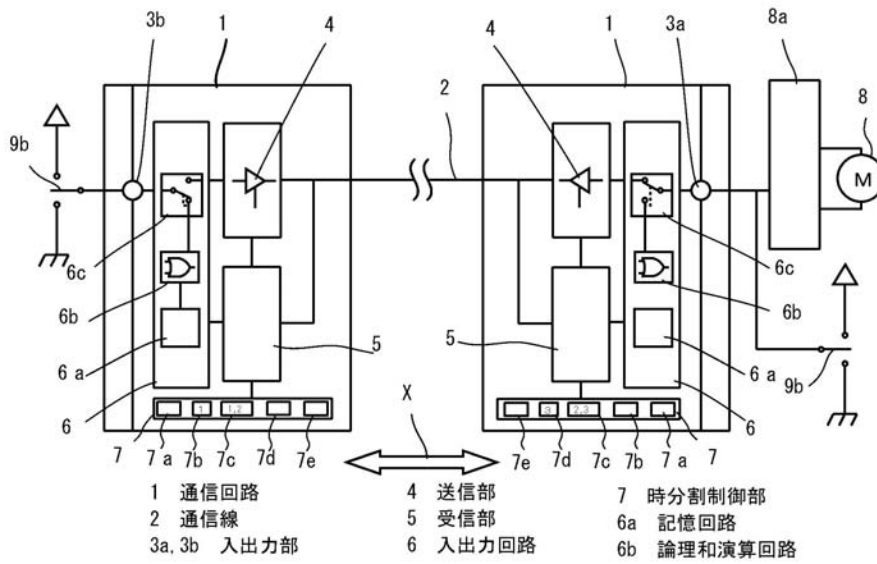
【 0 0 8 6 】

- 1 , 1 0 a ~ 1 0 c 通信回路
- 2 , 2 ' 通信線
- 2 a , 2 b 配線分岐部
- 3 , 1 1 , 1 1 ' 入出力部
- 4 送信部
- 5 受信部
- 6 入出力回路
- 6 a , 5 b 記憶部
- 6 b , 5 c 論理和演算部
- 7 時分割制御部
- 2 0 , 3 0 , 5 0 中継接続回路
- 2 1 , 3 1 , 5 2 a , 5 2 b 内部接点出力部
- 2 2 , 3 2 , 5 3 a , 5 3 b 内部接点入力部
- 2 3 , 3 3 , 5 5 格子状結線回路
- 2 4 , 5 1 a , 5 1 b 中継入出力部
- 2 5 , 3 4 信頼度監視回路
- 2 6 , 3 5 結線調整部
- 4 0 , 6 0 通信ネットワーク

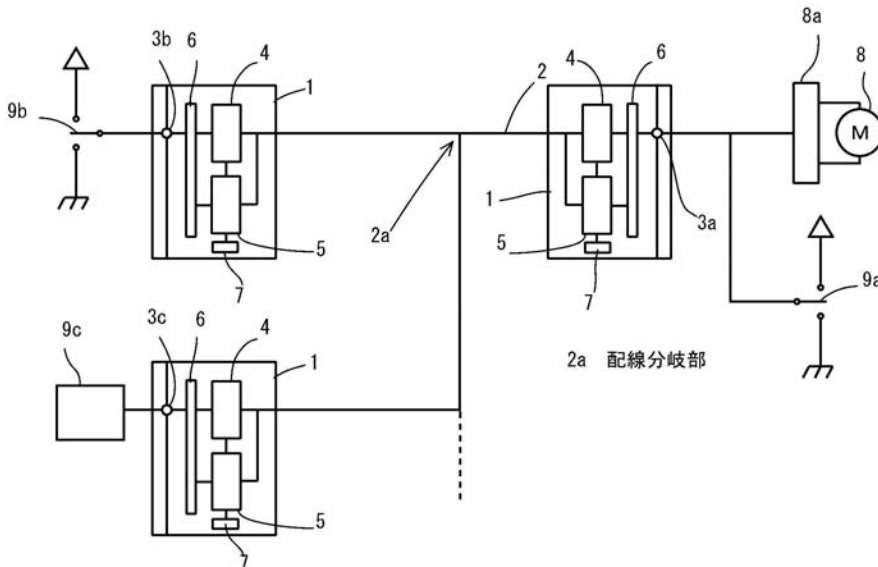
20

30

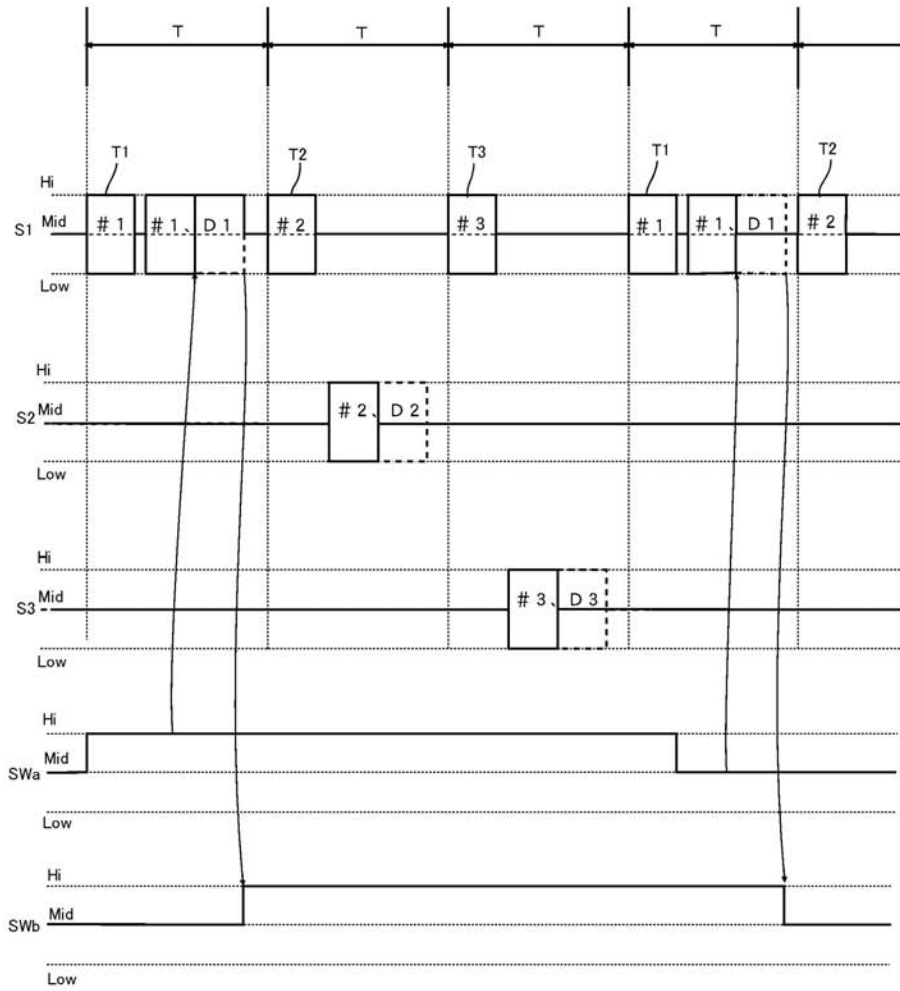
【 図 1 】



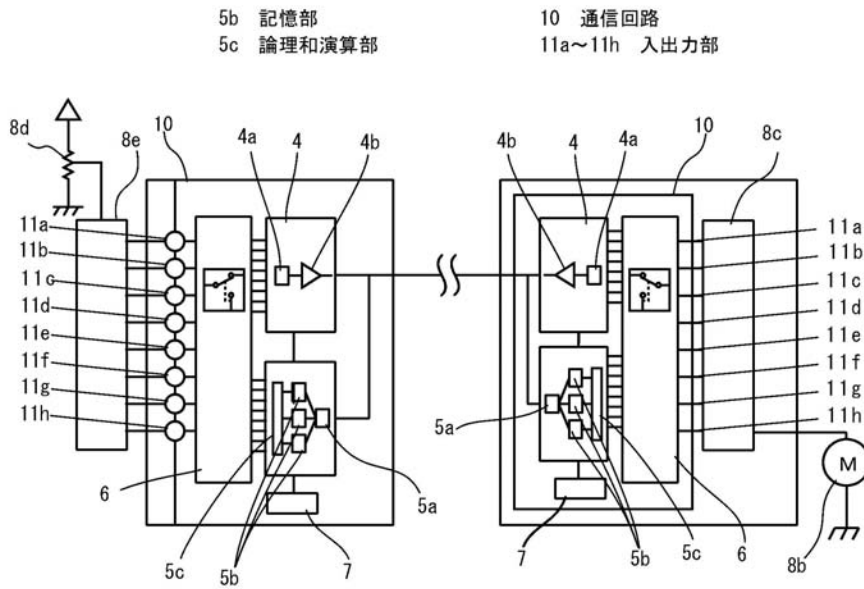
【 図 2 】



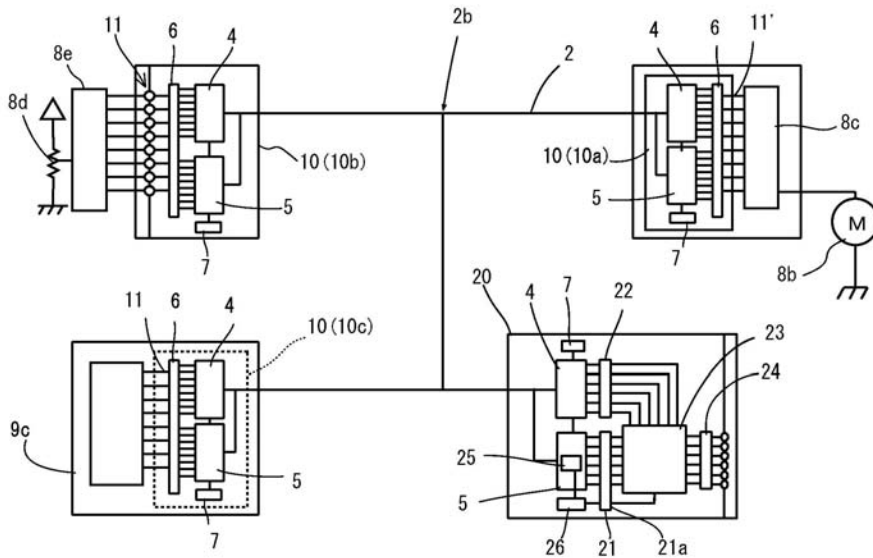
【 図 3 】



【 図 4 】

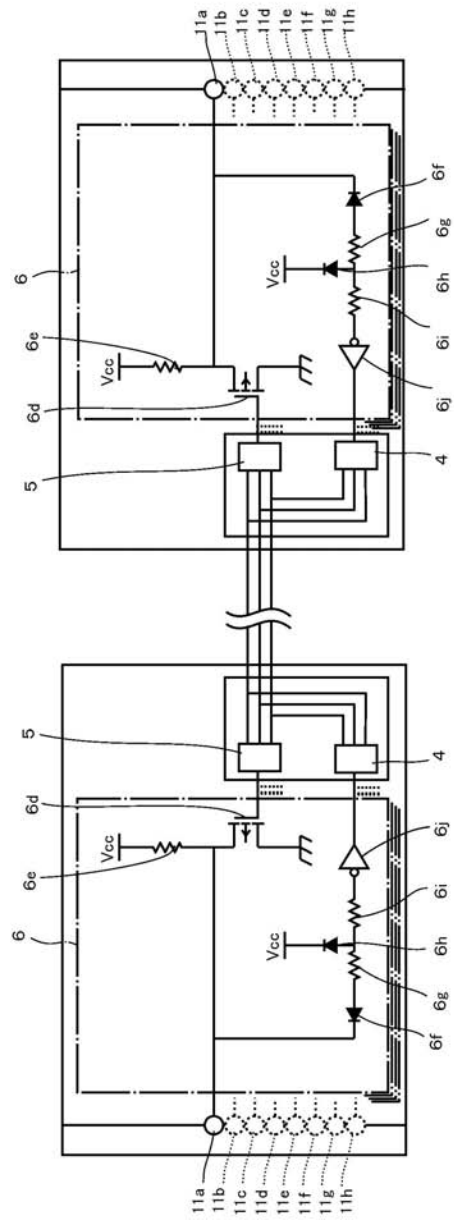


【 図 5 】

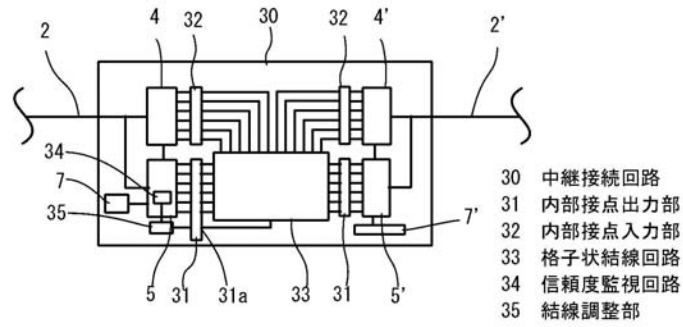


- | | | |
|------------|------------|-----------|
| 20 中継接続回路 | 23 格子状結線回路 | 2b 分岐部 |
| 21 内部接点出力部 | 25 信頼度監視回路 | 24 中継入出力部 |
| 22 内部接点入力部 | 26 結線調整部 | |

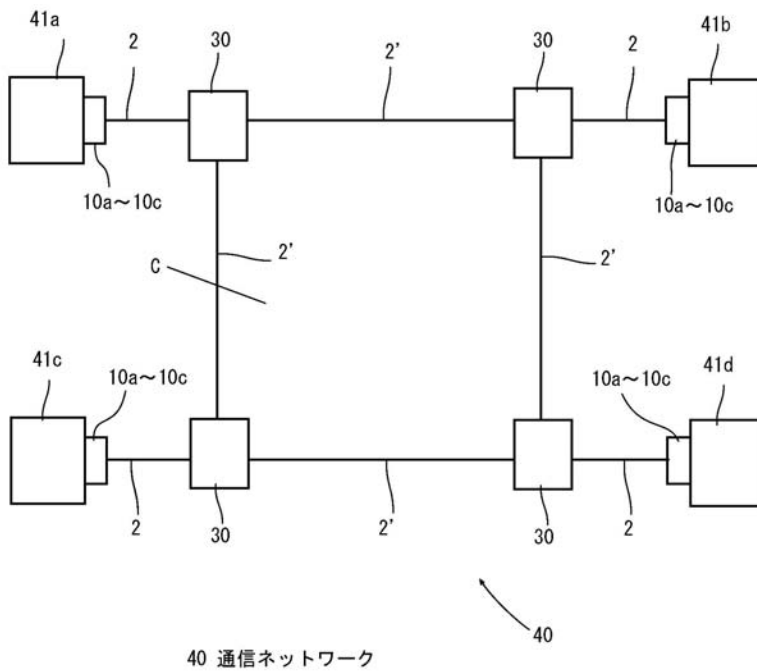
【 図 6 】



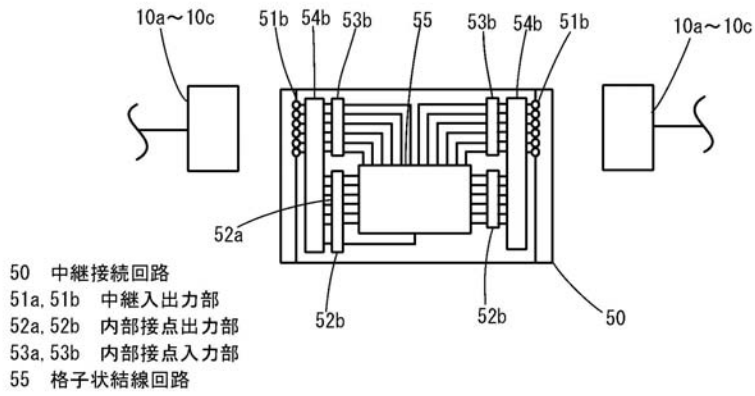
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

