

RG20 GateWayの設計

- USB, CAN, Ethernet, 汎用マイコン/F -

- 1 はじめに
- 2 上位側構成例
- 3 全体システム構成例
- 4 ゲートウェイからの制御方法
- 5 ゲートウェイからの制御とアクセスタイムの関係

【添付資料】

- ・USBゲートウェイの参考図
- ・一般CPUゲートウェイの参考図

RG20 Low Cost ゲートウェイの造り方

1 はじめに

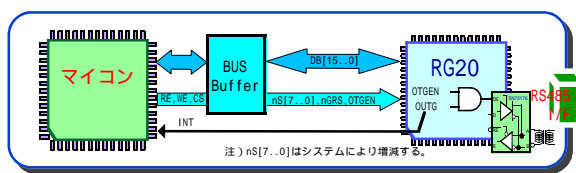
RiB の特徴である機器組み込み用途（高速、同期性を実現するため）にRiBの上位側IPが用意されていますが、温度管理、セキュリティー管理、機器監視、などアプリケーションによってはそれほど高速性が要求されない場合があります。

これらのアプリケーションに対応するため上位側の構成例、全体システムの構成例を解説します。

以下、RG20で構成される下位側の分散配置された入出力モジュールをマイコンにより制御する方法、および、USB、CAN、Ethernetなどいろいろなネットワークとインターフェイスするゲートウェイの方法を解説します。

2 上位側構成例

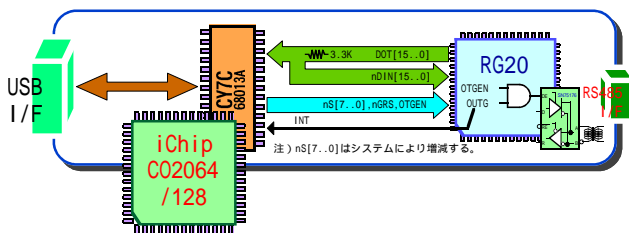
2、1 上位側マイコンでの構成例



別紙「一般CPUゲートウェイの参考図」参照
ベースとなる i7K は台湾 ICP DAS 社の製品です。
i7K のドーターボードとして組み込みます。

メモリーバスを經由して制御する例

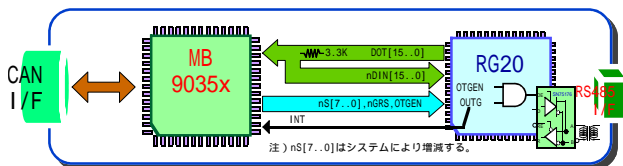
2、2 上位側 USB I/F 付マイコンでの構成例



別紙「USB ゲートウェイの参考図」参照

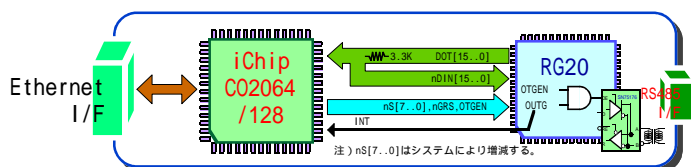
GP10(ポート)を經由して制御する例

2、3 上位側 CAN I/F 付マイコンでの構成例



別紙「USB ゲートウェイの参考図」参照
(制御方法は類似しています。)

2、4 上位側 Ethernet I/F 付マイコンでの構成例



別紙「USB ゲートウェイの参考図」参照
(制御方法は類似しています。)

3 全体システム構成例

ここで紹介するマイコンによる制御、USB、CAN、Ethernetなどいろいろなネットワークとインターフェイスするゲートウェイの構成は高速、同期性を目的とするシステムとは下記の点が異なります。

下位側の分散配置された入出力モジュールをマイコンによりランダムアクセス制御できます。

下位側のスロット番号を任意のタイミングにて制御できます。

上位、下位側ともRG20にて構成でき極めてシンプルな構成です。

上記の特徴を明確にするため、RiBの基本的な機能とLow Cost Gatewayでの機能を整理します。

RiBデバイスの主な3つの機能ブロック

- エムシー (MC)
- トーカー (Talker)
- リスナー (Listener)

3、1 Low Cost Gatewayでのポイント

上位側に配置されたRG20のトーカー、リスナーの[SSxx],[RSxx]、各スロット番号を都度指定することにより下位側に分散配置された入出力モジュールをプログラムにより制御します。

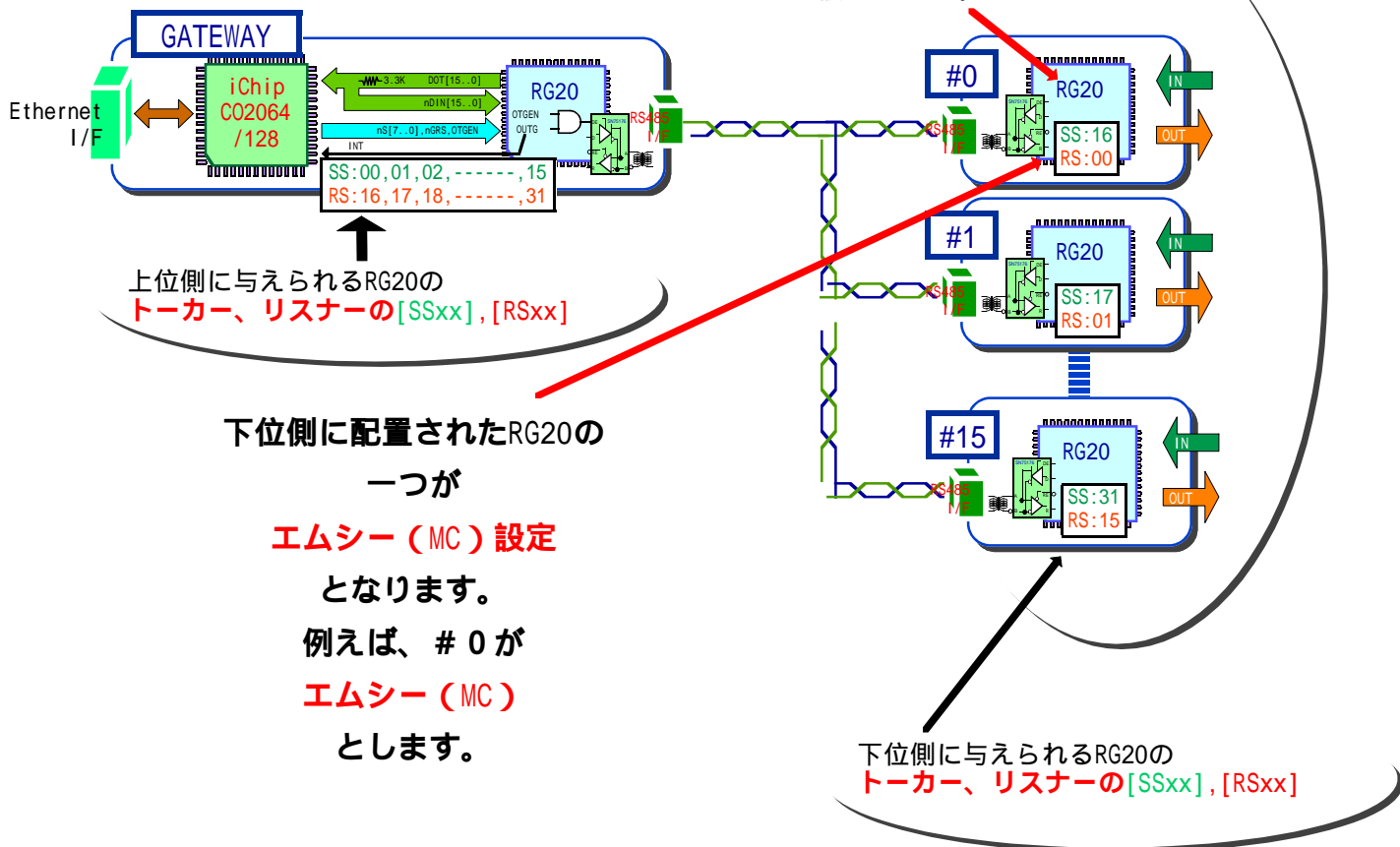
上位側に配置されたRG20はエムシー (MC) 設定は禁止です。

下位側に配置されたRG20の一つがエムシー (MC) 設定となります。

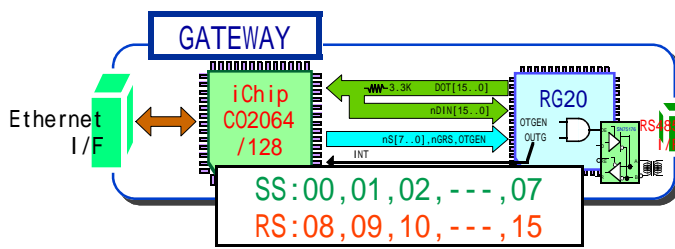
3、2 32スロット システムでのポイント

注) マイコンによる制御、USB、CAN、Ethernetなど共通です。

注) このRG20の27番ピン (HOST) をオープン設定
その他のモジュールのRG20の27番ピン (HOST) はGND設定とします。

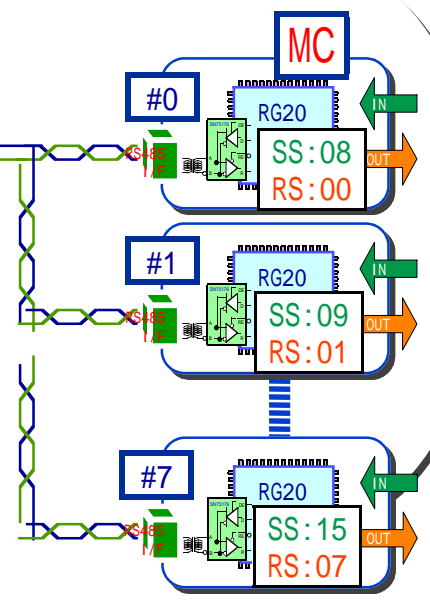


3、3 16スロット システム構成

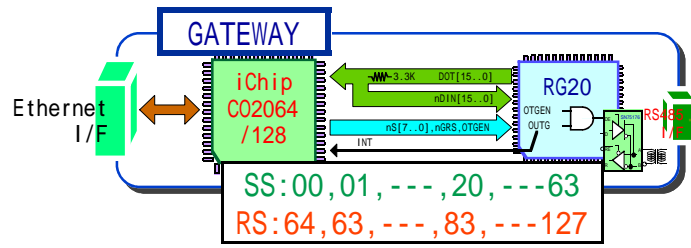


上位側、下位側
トーカー、リスナーの
関係

分散配置された入出力モジュール

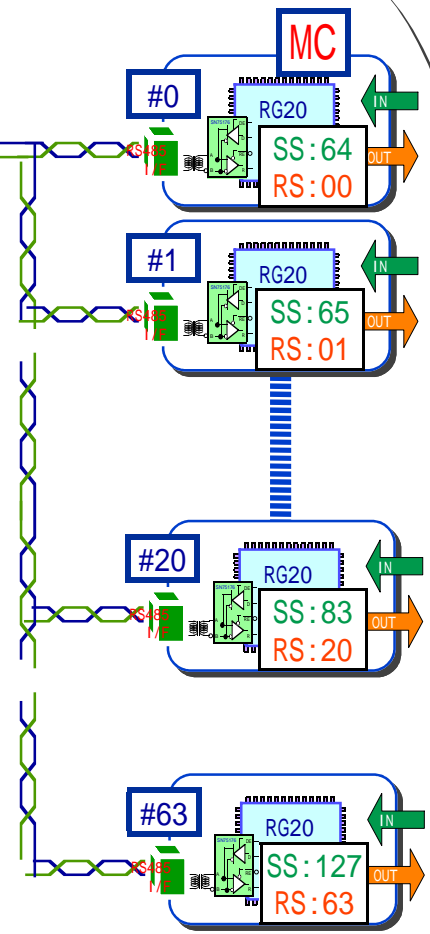


3、3 128スロット システム構成



上位側、下位側
トーカー、リスナーの
関係

分散配置された入出力モジュール



注) 4スロット システム
8スロット システム
32スロット システム
64スロット システム
上記システムも3, 1項3, 2項
に準じた構成です。

4 ゲートウェイからの制御方法

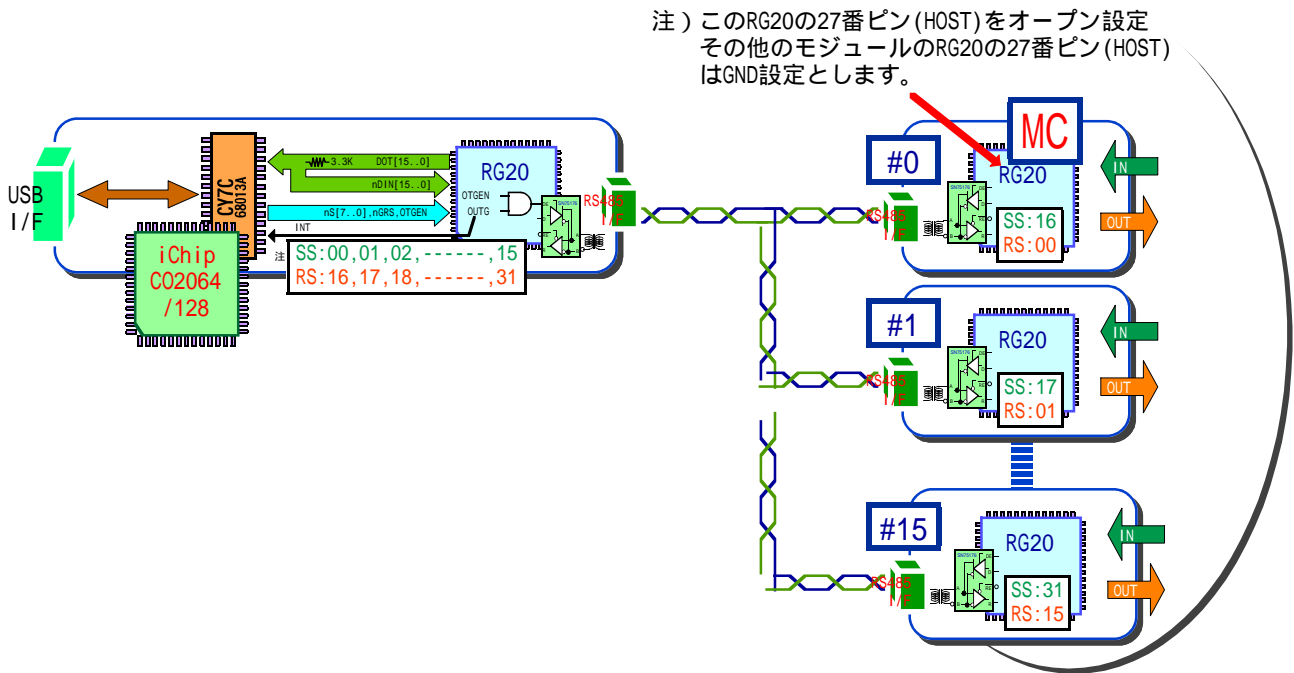
4、1 上位側マイコンでの制御方法（メモリーインターフェイス制御）

RiBlab技術レポート007「RG20マイコンによるランダムアクセス制御」を参照ください。
資料NO. TD0-0800007A0 HPよりダウンロードできます。

4、2 上位側マイコンのGPIO（ポート）による制御方法

USB、CAN、Ethernetなど同様な制御方法なので別紙「USB ゲートウェイの参考図」を基本に解説します。

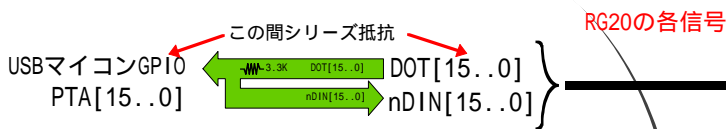
1) 上位側全体システム構成



2) 上位側ゲートウェイで使われる信号の関係

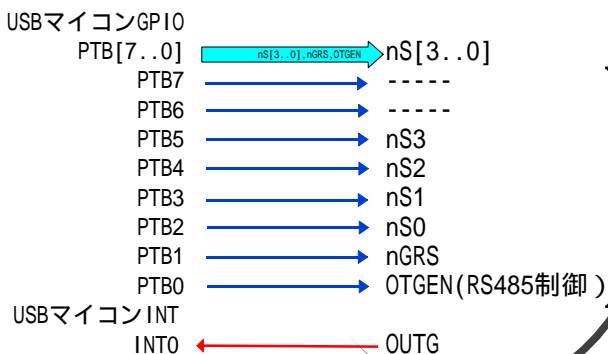
別紙「USB ゲートウェイの参考図」を基本に解説します。

データ バス DB[15..0] の関係



データバスはUSBマイコンGPIOを都度必要により入力モード、出力モード切り替えて使います。

スロット設定 nS[3..0]、制御信号の関係



下位側モジュール制御の基本となる信号です。

nS[3..0]はnS=数字 以下の関係
例えば
nS=2 とは 下位側モジュール #2 と対応

	上位側	下位側
SS	2	18
RS	18	2

上記、制御信号の関係を基本に実際の上位側のシーケンス例を3)項に解説します。

3) 上位側ゲートウェイのシーケンス

注1) USBマイコン側のGPIO論理----- データバスとしてPTA[15..0]をPTAと表現します。
 PTA=0000 データバスがクリアされていること。
 PTA=XXXX データバスに情報があること。
 XXXXは任意データです。

nSの指定としてPTB[5..2]をnS=0~15の形式で示します。
 nSは負論理で構成されています。
 nS=0 とは、 nS0->H, nS1->H, nS2->H, nS3->H, H=OPEN

リセット信号としてPTB1をnGRSと表現します。
 nGRSは負論理で構成されています。
 nGRS=ON(Low)とは
 USBマイコンからRG20をリセット状態とする。
 nGRS=OFF(High)とは
 USBマイコンからRG20を活性状態とする。

RS485出力制御信号PTB0をOTGENと表現します。
 OTGENは正論理で構成されています。
 OTGEN=ON(High)とは
 USBマイコンからRS485トランシーバーを送信可能状態とする。
 OTGEN=OFF(Low)とは
 USBマイコンからRS485トランシーバーを送信禁止状態とする。
 OTGENはデータの入出力を双方向で行う時、不定なデータが送出
 されないようにします。

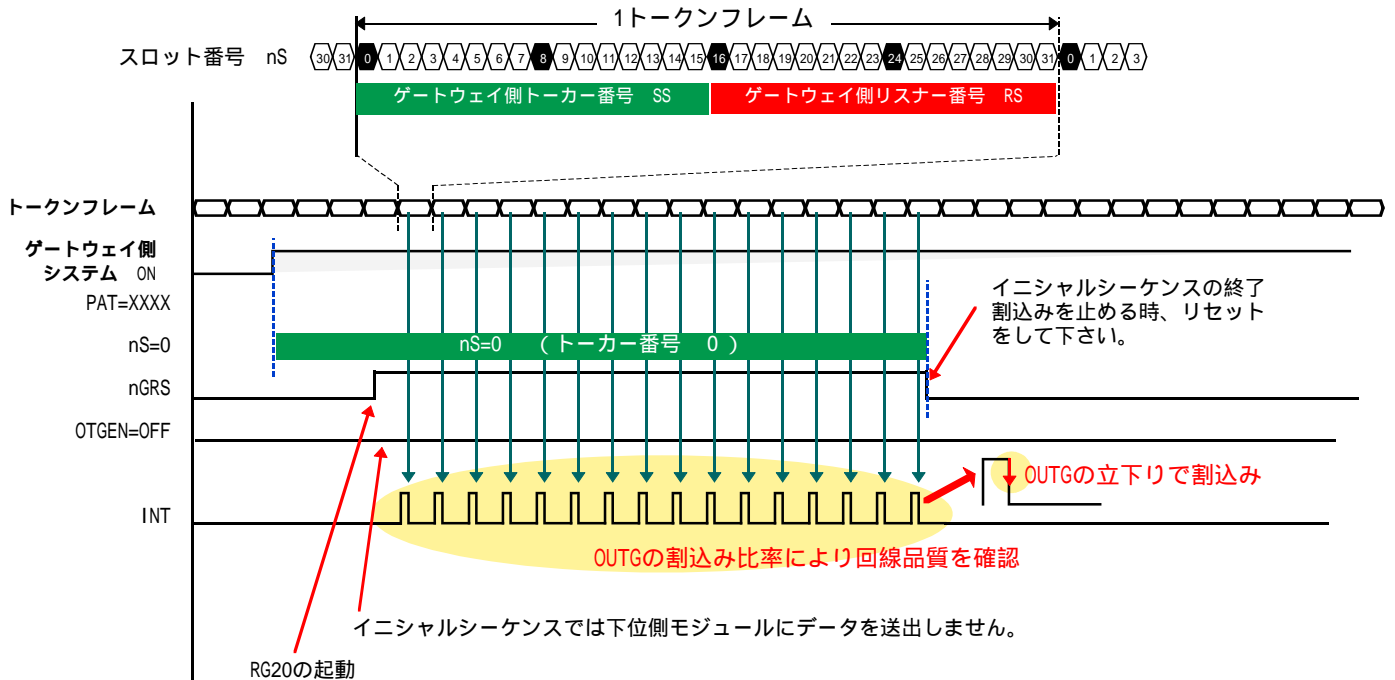
注2) RG20側の論理-----RG20ユーザーズマニュアルを参照ください。
 OUTGは正論理で構成されています。
 OUTG=ON(High)パルスとは
 RG20がnSで指定されたトーカーロット番号(SS)に一致したトークンを受信した時、下位側システムにデータ送出するタイミングパルスです。

 ちなみに、下位側システムからのデータ受信タイミングは以下の通り。
 nS=2 (=SS2)のとき、リスナースロット番号は(=RS18)となります。

 OUTG=ON(High)パルスはUSBマイコン側へ割り込み信号として機能します。

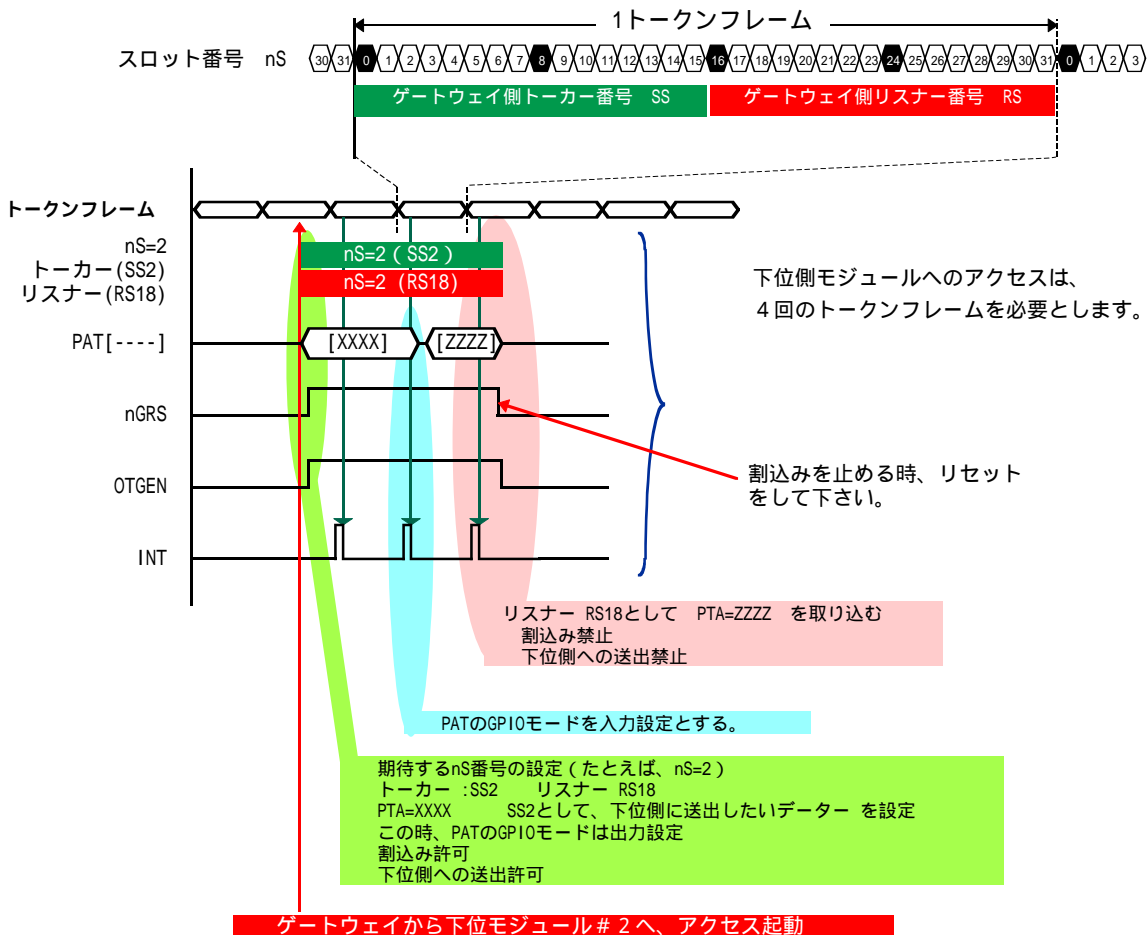
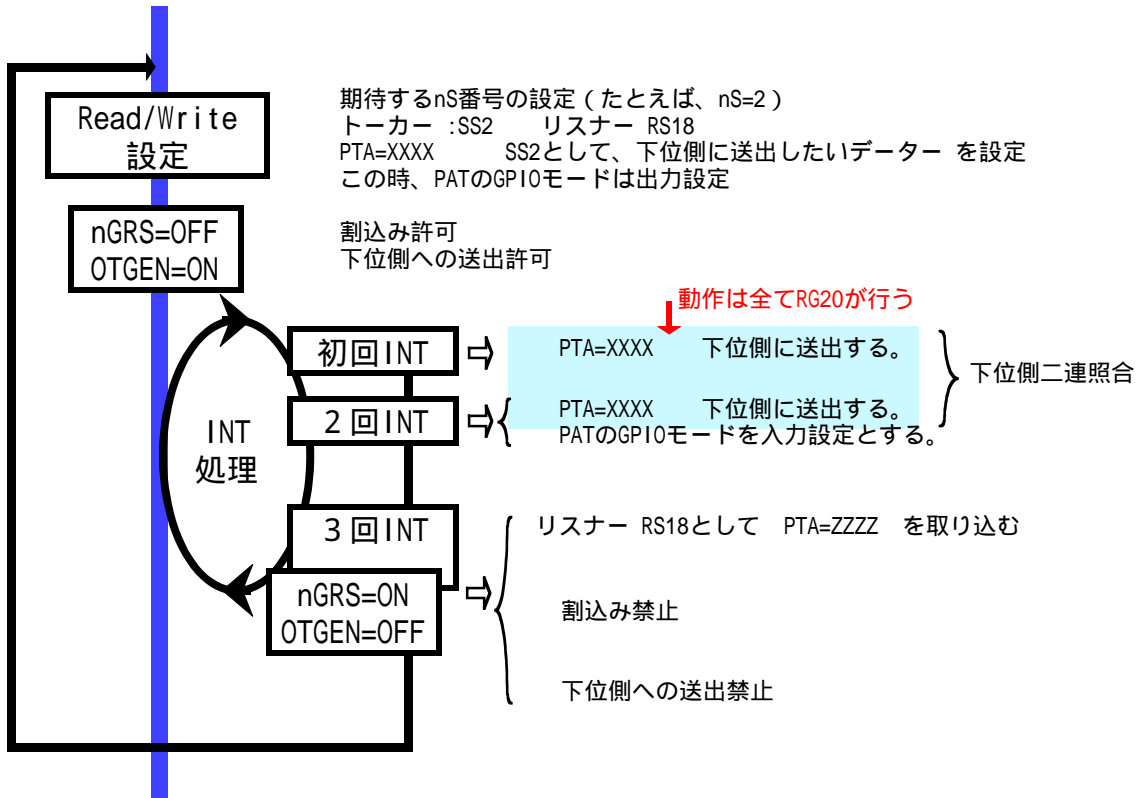
イニシャルシーケンスの例

下位側に配置されたRG20の一つが**エムシー (MC) 設定**となり、トークン列を生成します。
 システムが二連照合、照合無し(最高速)の場合でも共通のイメージです。



二連照合時における下位側モジュールへのランダムアクセス例

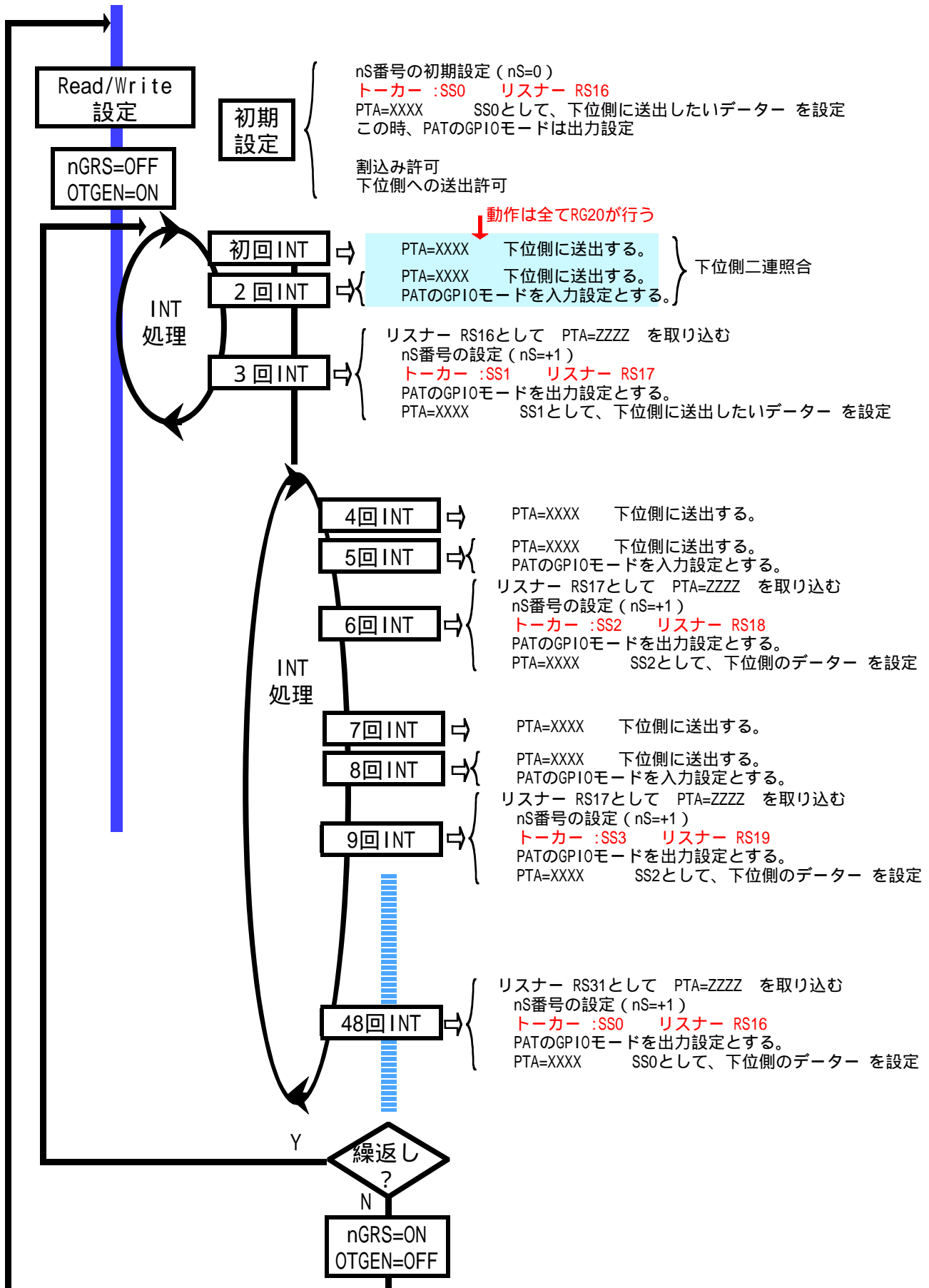
下位側に配置されたRG20の一つが**エムシー (MC) 設定**となり、トークン列を生成します。
以下、上位側のゲートウェイから見て説明します。



二連照合時における下位側モジュールへの連続アクセスのとき

下位側に配置されたRG20の一つが**エムシー（MC）設定**となり、トークン列を生成します。

以下、上位側のゲートウェイから見てnSが連続的に更新する条件で説明します。



5 ゲートウェイからの制御とアクセスタイムの関係

構成は、4項「ゲートウェイからの制御方法」のシステムの通り。

伝送スピードは、1Mbps とする。 **1トークンフレーム-----1.504 ms**

5、1 二連照合時における下位側モジュールへのランダムアクセスの時

下位側モジュールへのアクセスは、4回のトークンフレームを必要とします。

アクセスタイム=1.504 x 4 = 6.016 ms

5、2 二連照合時における下位側モジュールへの連続アクセスの時

下位側モジュールへのアクセスは、48回のトークンフレームを必要とします。

アクセスタイム=1.504 x 48 = 72.192 ms

5、3 伝送スピードとアクセスタイムの関係

ランダムアクセスタイム

= 1トークンフレーム タイム X 4

連続アクセスタイム

= 1トークンフレーム タイム X 3 X スロット数 / 2

伝送スピード：250Kbps の時

スロット/サイクル	1トークンフレーム	ランダムアクセス	連続アクセス
4	0.752 ms	3.008 ms	4.512 ms
8	1.504 ms	6.016 ms	18.048 ms
16	3.008 ms	12.032 ms	72.192 ms
32	6.016 ms	24.064 ms	288.768 ms
64	12.032 ms	48.128 ms	1155.072 ms
128	24.064 ms	96.256 ms	4620.288 ms

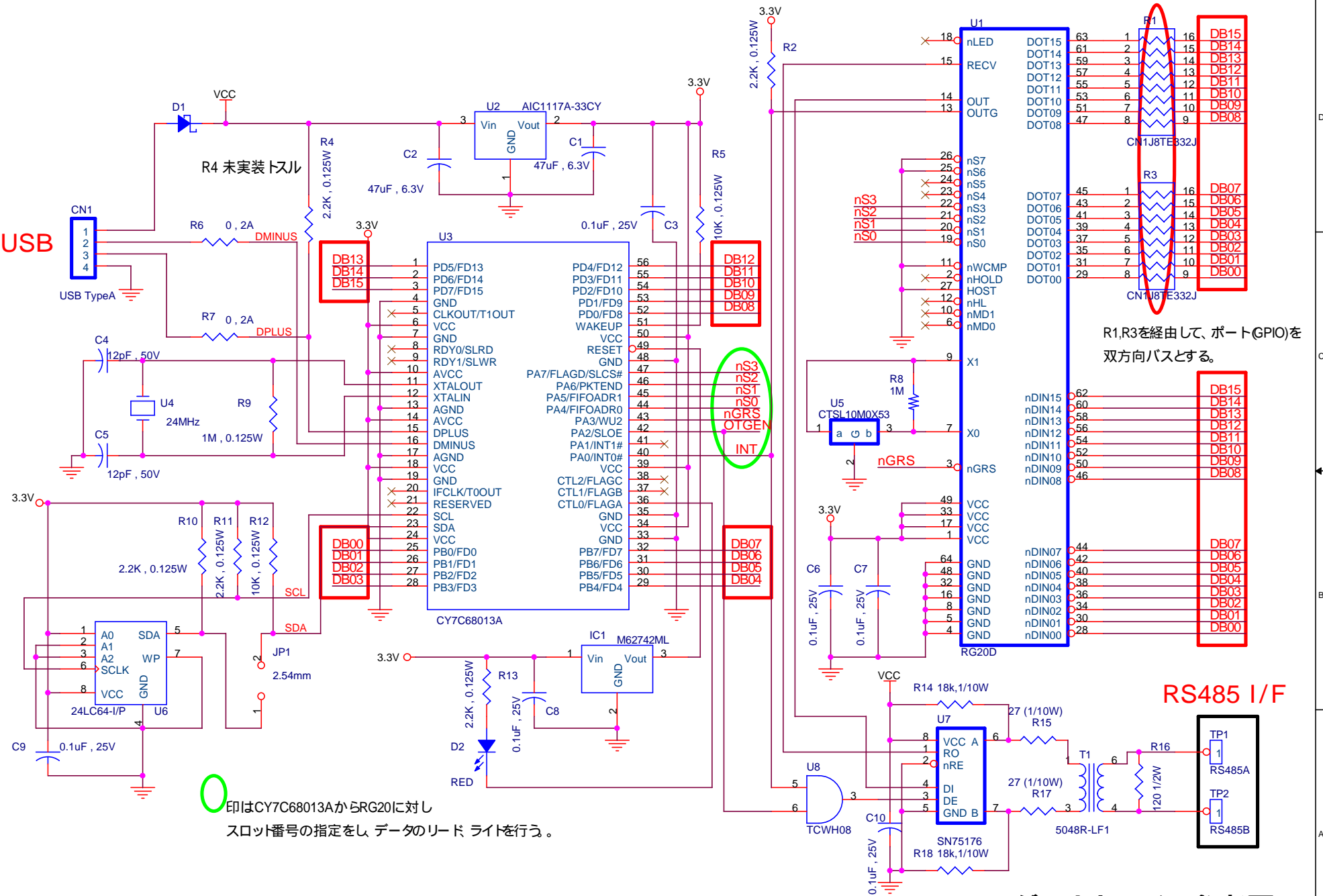
伝送スピード：1Mbps の時

スロット/サイクル	1トークンフレーム	ランダムアクセス	連続アクセス
4	0.188 ms	0.752 ms	1.128 ms
8	0.376 ms	1.504 ms	4.512 ms
16	0.752 ms	3.008 ms	18.048 ms
32	1.504 ms	6.016 ms	72.192 ms
64	3.008 ms	12.032 ms	288.768 ms
128	6.016 ms	24.064 ms	1155.072 ms

伝送スピード：4Mbps の時

スロット/サイクル	1トークンフレーム	ランダムアクセス	連続アクセス
4	0.047 ms	0.188 ms	0.282 ms
8	0.094 ms	0.376 ms	1.128 ms
16	0.188 ms	0.752 ms	4.512 ms
32	0.376 ms	1.504 ms	18.048 ms
64	0.752 ms	3.008 ms	72.192 ms
128	1.504 ms	6.016 ms	288.768 ms

USB



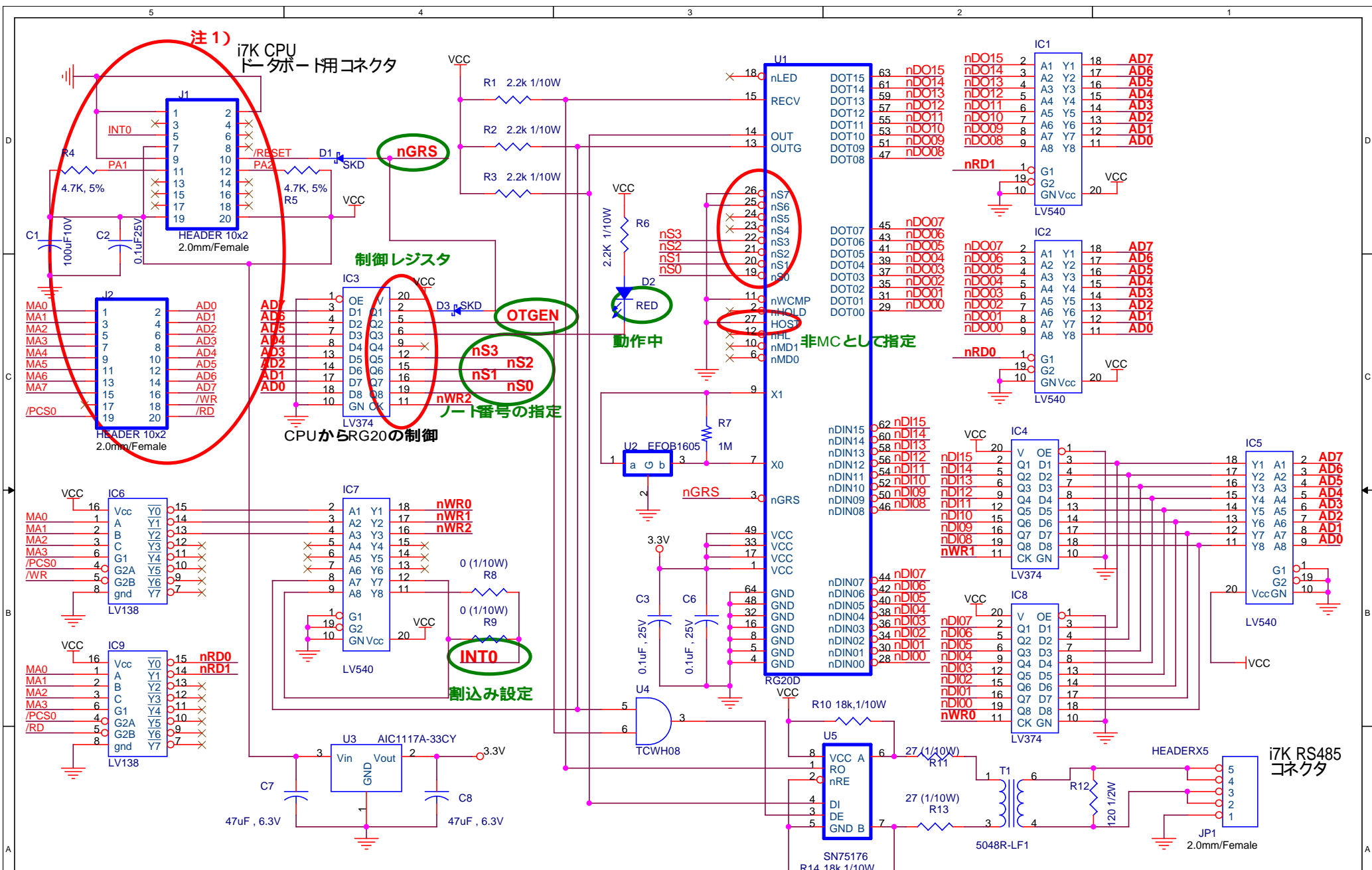
印はCY7C68013AからRG20に対し
 スロット番号の指定をし、データのリード・ライトを行う。

R1,R3を経由して、ポート(GPIO)を
 双方向バスとする。

RS485 I/F

USB ゲートウェイの参考図

参考例であり動作を保証するものではありません。



注1) i7K CPU
ドータポート用コネクタ

制御レジスタ

OTGEN

nS3 nS2 nS1 nS0
ポート番号の指定

CPUからRG20の制御

INTO

割込み設定

非MCとして指定

動作中

注1) i7K は台湾 ICP DAS社製の製品です。
一般8Bit CPUのシステムバス接続例として紹介します。

一般CPUゲートウェイの参考図

参考例であり動作を保証するものではありません。